

(12)特許協力条約に基づいて公開された国際出願

(19)世界知的所有権機関  
国際事務局



(43)国際公開日  
2005年6月30日 (30.06.2005)

PCT

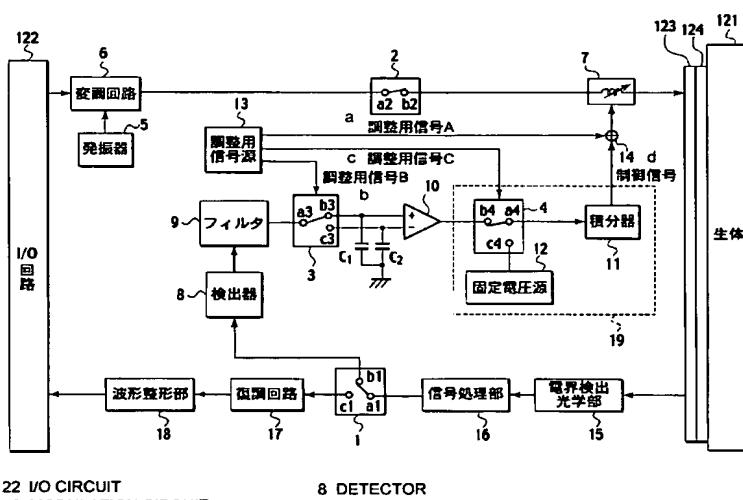
(10)国際公開番号  
WO 2005/060131 A1

(51) 国際特許分類 <sup>7</sup> :	H04B 13/00, H03K 4/00		(71) 出願人(米国を除く全ての指定国について): 日本電信電話株式会社 (NIPPON TELEGRAPH AND TELEPHONE CORPORATION) [JP/JP]; 〒1008116 東京都千代田区大手町二丁目3番1号 Tokyo (JP).
(21) 国際出願番号:	PCT/JP2004/017883		(72) 発明者; および
(22) 国際出願日:	2004年12月1日 (01.12.2004)		(75) 発明者/出願人(米国についてのみ): 美濃谷直志 (MINOTANI, Tadashi). 柴田信太郎 (SHIBATA, Nobutarou). 品川満 (SHINAGAWA, Mitsuru).
(25) 国際出願の言語:	日本語		(74) 代理人: 三好秀和 (MIYOSHI, Hidekazu); 〒1050001 東京都港区虎ノ門1丁目2番8号虎ノ門琴平タワー Tokyo (JP).
(26) 国際公開の言語:	日本語		
(30) 優先権データ: 特願2003-407852 2003年12月5日 (05.12.2003) JP 特願2004-115132 2004年4月9日 (09.04.2004) JP			

(締葉有)

(54) Title: REACTANCE ADJUSTMENT DEVICE, TRANSCEIVER AND TRANSMISSION DEVICE USING THE SAME, SIGNAL PROCESSING CIRCUIT SUITABLE FOR THEM, REACTANCE ADJUSTMENT METHOD, TRANSMISSION METHOD, AND RECEPTION METHOD

(54) 発明の名称: リアクタンス調整器、これを用いたトランシーバおよび送信装置、並びにこれらに好適な信号処理回路、並びにリアクタンス調整方法、送信方法、および受信方法



122 I/O CIRCUIT	8 DETECTOR
6 MODULATION CIRCUIT	12 FIXED VOLTAGE SOURCE
5 OSCILLATOR	d CONTROL SIGNAL
13 ADJUSTMENT SIGNAL SOURCE	11 INTEGRATOR
a ADJUSTMENT SIGNAL A	18 WAVEFORM SHAPING UNIT
c ADJUSTMENT SIGNAL C	17 DEMODULATION CIRCUIT
b ADJUSTMENT SIGNAL B	16 SIGNAL PROCESSING UNIT
9 FILTER	15 ELECTRIC FIELD DETECTION OPTICAL UNIT
	121 BIOLOGICAL BODY

(57) Abstract: A reactance adjustment device includes: an electrode (123) for inducing an electric field in an electric field transmission medium (121); a resonator (7) for adjusting the reactance value; and adjustment signal generator (13) for alternately outputting a high-level signal and a low-level signal to the resonator (7); an electric field detector (15) for generating an electric signal based on the electric field in the electric field transmission medium (121); first electric charge accumulation means (C1) for accumulating electric charge in accordance with the electric signal when the adjustment signal generator (13) outputs a high-level signal; second electric charge accumulation means (C2) for accumulating electric charge in accordance with the electric signal when the adjustment signal generator (13) outputs a low-level signal; a voltage comparator (10) for outputting a predetermined signal in accordance with the voltage difference; and a control unit (19) for outputting to the resonator (7), voltage of a constant voltage value while electric charge is accumulated in the first or the second electric charge accumulation means (C1, C2) and voltage based on a predetermined signal when the electric charge accumulation is complete.

(57) 要約: リアクタンス調整器は、電界伝達媒体 (121) に電界を誘起する電極 (123) と、リアクタンス値を調整するための共振部 (7) と、共振部 (7) へ高レベル及び低レベルの信号を交番的に出力する調整信号発生部 (13) と、電界伝達媒体 (121) 内

WO 2005/060131 A1

(締葉有)



- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ,

BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:  
— 國際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

---

の電界に基づく電気信号を発生する電界検出部(15)と、調整信号発生部(13)の高レベル信号出力時に上記の電気信号に応じた電荷を蓄積する第1の電荷蓄積手段(C1)と、低レベル信号出力時に電気信号に応じた電荷を蓄積する第2の電荷蓄積手段(C2)と、これらの電圧差に応じた所定の信号を出力する電圧比較器(10)と、第1又は第2の電荷蓄積手段(C1、C2)の電荷蓄積中には一定電圧値の電圧を、電荷蓄積を終了すると所定の信号に基づく電圧を共振部(7)に対して出力する制御部(19)と、を備える。

## 明細書

リアクタンス調整器、これを用いたトランシーバおよび送信装置、並びにこれらに好適な信号処理回路、並びにリアクタンス調整方法、送信方法、および受信方法

### 技術分野

[0001] 本発明は、送受信すべき情報を含む信号を電界伝達媒体を介して送信し若しくは受信したまは送受信する通信装置と電界伝達媒体とにより生じるリアクタンスを調整するリアクタンス調整器、並びにこれを用いた送信装置およびトランシーバ、並びにこれらに好適な信号処理回路に関する。さらに、本発明は、リアクタンス調整方法、送信方法、および受信方法に関する。

### 背景技術

[0002] 携帯端末の小型化および高性能化により、生体に装着可能なウェアラブルコンピュータが注目されてきている。従来、このようなウェアラブルコンピュータ間のデータ通信として、コンピュータにトランシーバを接続し、このトランシーバが誘起する電界を、電界伝達媒体である生体の内部を伝達することによってデータの送受信を行う方法が、例えば、特開2001-352298号公報に提案されている。

[0003] 送受信すべき情報を含む信号に基づく電界を生体に誘起し、誘起された電界を検出して通信を行う人体通信において、大地グラウンドから静電気的に結合していないトランシーバを用いる場合、図1に示すように変調回路の出力と送受信電極の間に可変リアクタンス部を設け、そのリアクタンス値を適宜制御して、生体に誘起される電界を大きくすることにより、良好な通信状態を実現できる。

[0004] 図1は、人体通信において適用されるトランシーバの構成の一例を示す。図示の通り、このトランシーバは、搬送波となる交流信号を出力する発振器125と、送信すべきデータを用いて搬送波を変調する変調回路101と、リアクタンス調整時および送信時にオンになり受信時にオフになるスイッチ102と、生体121と大地グラウンドおよびトランシーバ回路のグラウンドと大地グラウンド間の浮遊容量と共振を起こすための可変リアクタンス部106と、リアクタンス調整時にリアクタンス値が大きい時の電界振幅を検

出するときにオンになり、それ以外ではオフになるスイッチ103と、リアクタンス調整時にリアクタンス値が小さい時の電界振幅を検出するときはオンになり、それ以外ではオフになるスイッチ104と、リアクタンス値が大きいときの電界振幅を検出する検波器107とフィルタ108と、リアクタンス値が小さい時の電界振幅を検出する検波器109とフィルタ110と、リアクタンス値が大きい時と小さい時の電界振幅の差を取る差動増幅器111と、差動増幅器111の出力信号を積分し、リアクタンスを制御する制御信号を出力する積分器112と、リアクタンス調整時には差動増幅器111からの信号を積分器112に入力し、送信時には固定電圧源113からの信号を積分器112に入力するスイッチ105と、積分器112にゼロである電気信号を出力する固定電圧源113と、調整時に使用する調整信号を出力する調整用信号源114と、調整用信号と制御信号を加算し可変リアクタンス部106に出力する加算器115と、生体に誘起された電界を電気信号に変換する電界検出光学部116と、電界検出光学部116の出力信号を増幅しフィルタによる雑音除去等を行う信号処理部117と、受信した信号を復調する復調回路118と、波形を整える波形整形回部119と、リアクタンス調整時および送信時には信号処理部117の出力信号をスイッチ103とスイッチ104に入力し、受信時には復調回路118に入力するスイッチ120と、I/O回路122と、送受電極123と、絶縁体124と、を備えている。

- [0005] 上記の構成を有する図1に示されるトランシーバでは、生体121に誘起される電界が最大になるように可変リアクタンスのリアクタンス値を制御する。この制御においては、制御信号で設定されるリアクタンス値から、リアクタンス値を時間的に変化させ、リアクタンス値の大きい時の電界振幅の方が大きい場合には、リアクタンス値が大きくなるように制御信号を変化させ、小さい場合にはリアクタンス値を小さくなるように変化させる。この動作を電界振幅が等しくなるまで続けて制御を行う。
- [0006] 図1では、リアクタンス値が大きい時の電界振幅を、スイッチ103側の回路で検出し、小さい時の電界振幅をスイッチ104側の回路で検出し、これらの値を差動増幅器111で比較する。リアクタンス値の大きい時の電界振幅の方が大きい場合には、正の信号が積分器112に入力されるので、制御信号が大きくなりリアクタンス値は小さくなる。小さい場合には、負の信号が積分器112に入力されるので、リアクタンス値は小

さくなる。この方法では、調整用信号とリアクタンス値の大小の対応が正しければ、自動的に最大値に制御される。

- [0007] より詳細に説明するために、図2Aに示す各構成要素の出力波形と、図2Bに示すリアクタンス値の変化を用いて説明する。図2B中のB1、C1は、図2A中で調整用信号がそれぞれB1とC1である時のリアクタンス値である。また、A1は始めのリアクタンス値である。図1の構成では、電界振幅を検出しているときも、積分器112に信号が入力される。制御信号の変化が調整用信号の振幅よりも小さい場合、図2Bに示すようにC1の時のリアクタンス値がA1のリアクタンス値に近づくが、B1でのリアクタンス値より小さく調整用信号とリアクタンス値の対応が変わらないため、問題なくリアクタンスの制御が行われる。
- [0008] 制御信号の変化が調整用信号より大きい場合の各構成要素の出力波形とリアクタンス値の変化を、それぞれ図3Aと図3Bに示す。図3B中のB2、C2は図3A中で調整用信号が、それぞれB2とC2であるときのリアクタンス値である。
- [0009] また、従来、積分器112としては、回路構成がシンプルで集積化に適した信号処理回路、詳しくは、チャージポンプがよく用いられている。このようなチャージポンプは、例えば、Behzad Razavi著、黒田 忠弘 監訳、“アナログCMOS集積回路の設計応用編”、丸善株式会社、2003年3月、p.686–688に詳しい。
- [0010] 図4は、チャージポンプを用いた信号処理回路の一例を示す回路ブロック図である。同図に示す信号処理回路4は、二つのスイッチSW1およびSW2と、コンデンサ241から構成されている。
- [0011] この信号処理回路4に、外部からUP信号が入力されてスイッチSW1が閉成され、オン状態になると、グラウンドよりも高電位の電源電圧Vddからコンデンサ241の方へ電荷が流れ出力電圧が大きくなる。このとき、スイッチSW1のオン抵抗はゼロでなく、電荷の時間変化量、すなわち電流は有限であるため、出力電圧が一瞬で出力の上限であるVddになることはない。
- [0012] 一方、外部からDOWN信号が入力されると、スイッチSW2がオン状態となり、コンデンサ241に蓄積されていた電荷がグラウンド側に流れ出力電圧が下がる。
- [0013] また、どちらのスイッチもオフ状態(開放)のときは、コンデンサ241に蓄積されてい

る電荷の量に変動はなく、電圧が保持されている。

- [0014] このような信号処理回路4では、UP信号とDOWN信号を入力されている時間で積分することによって出力電圧が変動する。
- [0015] 上述した従来技術によるトランシーバにおいては、制御信号の変化が調整用信号より大きい場合では、調整用信号のC2でのリアクタンス値が、B2でのリアクタンス値より大きくなっているため、調整用信号とリアクタンス値の対応が反転し、最大値への正しい制御が行われなくなってしまう。
- [0016] また、リアクタンスを制御し始めてから、生体121に誘起される電界振幅を最大値にするまでの時間を短くするには、制御信号を大きく変化させることが必要であるが、例えば図1の構成では、制御信号を大きく変化させることができず、最大値を求めるまでの時間が長くなってしまう。
- [0017] また、送信すべきデータはリアクタンスの制御が終わった後で送信されるので、最大値を求めるまでの時間が長いとデータの伝送に割り当てる時間が短くなり、実効的なデータの伝送速度が遅くなってしまう。
- [0018] また、積分器としての上述の信号処理回路4は、出力信号の周波数を入力信号等の基準周波数に一致させることのできる電子回路であるPLL(Phase Locked Loop)回路によく用いられているが、PLL回路内にはUP信号とDOWN信号が同時に入力されなければならないため、電源電圧Vddからグラウンドに大きな電流が流れることはない。
- [0019] これに対して、信号処理回路4をUP信号とDOWN信号が同時に入力されるような回路に適用する場合、二つのスイッチSW1およびSW2が共にオン状態になり、電源電圧Vddからグラウンドに大きな電流が流れてしまうため、電力消費が増大してしまうという問題があった。

### 発明の開示

- [0020] 本発明は、上記の課題に鑑みてなされたもので、その目的は、安定性を保ち、かつ最大値を求めるまでの時間が短くなる制御回路を構成することができ、安定かつ実効的なデータの伝送速度が速い通信を行うことが可能なトランシーバを提供することにある。

- [0021] さらに、本発明の他の目的は、電力消費の増大を低減することができ、集積化に適した信号処理回路(積分器)を提供し、もって、通信装置等の消費電力の低減を図ることにある。
- [0022] 上記の課題を解決するために、本発明の第1の態様は、送信すべき情報に基づく電界を電界伝達媒体に誘起し、この誘起した電界を用いて情報の送信を行う一方で、前記電界伝達媒体に誘起された受信すべき情報に基づく電界を受信することによって情報の受信を行うトランシーバであって、所定の周波数を有する交流信号を出力して前記送信すべき情報を変調し、この変調した前記送信すべき情報に係る変調信号を送信する送信手段と、前記送信すべき情報に基づく電界の誘起および前記受信すべき情報に基づく電界の受信を行う送受信電極と、前記送信手段のグラウンドと大地グラウンドの間に生じる浮遊容量および前記電界伝達媒体と大地グラウンド間に生じる浮遊容量に対しリアクタンス値を調整して直列共振を起こすために前記送信手段および前記送受信電極と直列に接続される共振手段と、前記受信すべき情報に基づく電界を検出し、この検出した電界を電気信号に変換する電界検出手段と、前記共振手段の有するリアクタンス値を調整する際に使用する調整用信号を出力する調整用信号発生手段と、この調整用信号発生手段から出力される調整用信号を用いて前記電界検出手段から出力される電気信号の振幅を検出するための前記共振手段における前記リアクタンス値の調整において、前記リアクタンス値が大きいときに検出した前記電気信号を蓄積する第1の蓄積手段と、リアクタンス値が小さいときに検出した前記電気信号を蓄積する第2の蓄積手段と、前記リアクタンス値が大きいときの電界振幅を検出する検出手段と、検出した前記電界振幅から高周波成分を除去するフィルタと、を有して前記リアクタンス値が大きいときと小さいときの前記電界振幅の差を增幅する差動增幅手段と、一定電圧の信号を発生する固定電圧源とを有する振幅検出手段と、この振幅検出手段で検出した振幅に基づいて前記共振手段が有する特性を制御する制御信号を発生する制御信号発生手段と、前記電界検出手段で変換した電気信号を復調する復調手段と、を備えるトランシーバを提供する。
- [0023] また、本発明の第2の態様に係るトランシーバは、第1の態様において、前記制御信号発生手段は、前記差動增幅手段からの出力信号を積分した信号を発生する積

分器と、この積分器で発生した信号に前記調整用信号発生手段から出力された調整用信号を加算する加算器と、を有する。

- [0024] また、本発明の第3の態様に係るトランシーバは、第2の態様において、前記積分器は、前記リアクタンス値が大きいときと小さいときの前記電界振幅を比較する電圧比較器と、前記振幅の検出時にはオフになり積分時にはオンになる第1のPチャンネルMOS-FETおよび第2のNチャンネルMOS-FETと、前記リアクタンス値が大きいときの前記電界振幅のほうが大きい場合に第2のPチャンネルMOS-FETをオンとし第1のNチャンネルMOS-FETをオフとして出力電圧を大きくし、前記リアクタンス値が大きいときの前記電界振幅のほうが小さい場合に前記第2のPチャンネルMOS-FETをオフとし前記第1のNチャンネルMOS-FETをオンとして出力電圧を小さくするための第2のPチャンネルMOS-FETおよび第1のNチャンネルMOS-FETと、前記制御信号を保持するためのコンデンサと、を有する。
- [0025] また、本発明の第4の態様に係るトランシーバは、第3の態様において、前記積分器は、所定の第1の閾値を出力する第1の固定電圧源と、所定の第2の閾値を出力する第2の固定電圧源と、前記第1の閾値と前記差動增幅手段の出力とを比較した結果を出力する第1の電圧比較器と、前記第2の閾値と前記差動增幅手段の出力を比較した結果を出力する第2の電圧比較器と、を有する。
- [0026] また、本発明の第5の態様に係るトランシーバは、第4の態様において、前記積分器は、前記制御信号の電圧を増加させるときの変化量を制御するための第1の可変抵抗と、前記制御信号の電圧を減少させるときの変化量を制御するための第2の可変抵抗と、前記差動增幅手段の出力と前記第1の閾値とを比較し前記第1の可変抵抗を制御するための信号を出力する第1の差動增幅器と、前記差動增幅手段の出力と前記第2の閾値とを比較し前記第2の可変抵抗を制御するための信号を出力する第2の差動增幅器と、を有する。
- [0027] また、本発明の第6の態様に係るトランシーバは、第4の態様において、前記検出手段と前記フィルタに替えて、前記電界検出手段から出力される前記電気信号をサンプリングするためのサンプリング手段を有する。
- [0028] また、本発明の第7の態様に係るトランシーバは、第4の態様において、前記検出

手段と前記フィルタに替えて、前記電界検出手段から出力される前記電気信号の振幅のピークを保持するためのピークホールド手段を有する。

- [0029] また、本発明の第8の態様に係るトランシーバは、第7の態様において、前記ピークホールド手段は、前記ピークを所定の回数で検出して加算し保持するための加算手段を有する。
- [0030] 上記目的を達成するために、請求項1記載の発明は、出力電圧を保持するために電荷を蓄積する電荷蓄積手段と、この電荷蓄積手段に電荷を蓄えて出力電圧を高くするときに閉成される第1の接続手段と、前記電荷蓄積手段に蓄えられている電荷をグラウンドに逃がして出力電圧を低くするときに閉成される第2の接続手段と、外部から入力される信号の入力電圧と所定の第1のしきい値を比較して、前記入力電圧が低ければ前記第1の接続手段を閉成する制御信号を出力する第1の信号比較手段と、前記入力電圧と前記第1のしきい値よりも大きな値として予め定められる第2のしきい値を比較して、前記入力電圧が低ければ前記第2の接続手段を閉成する制御信号を出力する第2の信号比較手段とを備えたことを特徴とする信号処理回路である。
- [0031] 請求項2記載の発明は、請求項1記載の発明において、前記第1および第2の接続手段にそれぞれ直列に接続されて電流を発生する第1および第2の電流源と、前記入力電圧と前記第1のしきい値よりも小さな値として予め定められる第3のしきい値を比較して、前記入力電圧が前記第3のしきい値よりも小さい場合には前記第1の電流源から所定の値をとる第1の定電流を流し、前記入力電圧が前記第3のしきい値よりも大きく前記第1のしきい値よりも小さい場合には前記第1の定電流よりも小さな値をとる第2の定電流を流すための電流制御信号を前記第1の電流源に出力する第3の信号比較手段と、前記入力電圧と前記第2のしきい値よりも大きな値として予め定められる第4のしきい値を比較して、前記入力電圧が前記第4のしきい値よりも大きい場合には前記第2の電流源から前記第1の定電流と同じ値をとる定電流を流し、前記入力電圧が前記第2のしきい値よりも大きく前記第4のしきい値よりも小さい場合には前記第2の定電流と同じ値をとる定電流を流すための電流制御信号を前記第2の電流源に出力する第4の信号比較手段とを更に備えたことを特徴とする信号処理回路で

ある。

- [0032] 請求項3記載の発明は、請求項1記載の発明において、前記第1および第2の接続手段にそれぞれ直列に接続されて電流を発生する第1および第2の電流源と、前記入力電圧と前記第1のしきい値の差をとり、前記入力電圧が小さいほど大きな電流を流すように連続的に変化する電流制御信号を前記第1の電流源に出力する第1の差動増幅手段と、前記入力電圧と前記第2のしきい値の差をとり、前記入力電圧が大きいほど大きな電流を流すように連続的に変化する電流制御信号を前記第2の電流源に出力する第2の差動増幅手段とを更に備えたことを特徴とする信号処理回路である。
- [0033] 本発明によれば、安定性を保ち、かつ最大値を求めるまでの時間が短くなる制御回路を構成することができ、安定かつ実効的なデータの伝送速度が速い通信を行うことが可能なトランシーバを提供することができる。
- [0034] また、本発明によれば、目標値と観測値が一致した場合でも大電流が流れることなく、電力消費の増大を低減し、集積化に適した信号処理回路を提供することができる。

#### 図面の簡単な説明

- [0035] [図1]図1は、従来の技術によるトランシーバの概略構成図である。
- [図2A]図2Aは、従来の技術によるトランシーバの動作を説明するための説明図である。
- [図2B]図2Bは、従来の技術によるトランシーバの動作を説明するための説明図である。
- [図3A]図3Aは、従来の技術によるトランシーバの動作を説明するための説明図である。
- [図3B]図3Bは、従来の技術によるトランシーバの動作を説明するための説明図である。
- [図4]図4は、従来の信号処理回路の構成を示す回路ブロック図である。
- [図5]図5は、本発明の第1の実施形態に係るトランシーバを説明するための全体構成図である。

[図6A]図6Aは、本発明の第1の実施形態に係るトランシーバの各構成要素の出力波形を示す図である。

[図6B]図6Bは、本発明の第1の実施形態に係るトランシーバの動作を説明する説明図である。

[図7]図7は、本発明の第1の実施形態に係るトランシーバの積分器として好適な信号処理回路の構成を示す回路ブロック図である。

[図8]図8は、図1の信号処理回路において、入力電圧(IN)と電気信号比較器の出力信号(OUT1、OUT2)の関係を示す図である。

[図9]図9は、本発明の第1の実施形態に係るトランシーバの積分器として好適な信号処理回路の構成を示す回路ブロック図である。

[図10]図10は、図9の信号処理回路において、入力電圧(IN)と電気信号比較器の出力信号(OUT1、OUT2)の関係、および入力電圧(IN)と電流源から出力される電流(I1、I2)の関係を示す図である。

[図11]図11は、本発明の第1の実施形態に係るトランシーバの積分器として好適な信号処理回路の構成を示す回路ブロック図である。

[図12]図12は、可変電流源から出力される電流と電流制御信号の関係を示す図である。

[図13]図13は、図11の信号処理回路において、入力電圧(IN)と電気信号比較器の出力信号(OUT1、OUT2)の関係、および入力電圧(IN)と電流源から出力される電流(I1、I2)の関係を示す図である。

[図14]図14は、本発明の第2の実施形態に係るトランシーバを説明するための全体構成図である。

[図15]図15は、本発明の第3の実施形態に係るトランシーバを説明するための全体構成図である。

[図16]図16は、本発明の第3の実施形態に係るトランシーバの動作を説明する説明図である。

[図17]図17は、本発明の第4の実施形態によるトランシーバに好適な制御部の構成図である。

[図18]図18は、本発明の第5の実施形態に係るトランシーバに好適な制御部の構成を示す概略図である。

[図19]図19は、本発明の第6の実施形態に係るトランシーバの構成を示す全体構成図である。

[図20]図20は、本発明の第6の実施形態に係るトランシーバの動作を説明する説明図である。

[図21]図21は、本発明の第7の実施形態に係るトランシーバを説明するための全体構成図である。

[図22]図22は、本発明の第7の実施形態に係るトランシーバの動作を説明するための説明図である。

[図23]図23は、本発明の第7の実施形態に係るトランシーバの動作を説明するための説明図である。

[図24]図24は、本発明の第8の実施形態に係るトランシーバを説明するための全体構成図である。

[図25]図25は、本発明の第8の実施形態に係るトランシーバを説明するための部分構成図である。

[図26]図26は、本発明の第8の実施形態に係るトランシーバの動作を説明するための説明図である。

[図27]図27は、本発明の第9の実施形態に係るトランシーバの全体構成図である。

[図28]図28は、本発明の第10の実施形態に係るトランシーバの全体構成図である。

[図29]図29は、信号処理回路が適用される増幅回路の構成を示すブロック図である。

### 発明を実施するための最良の形態

[0036] 以下、添付図面を参照しながら、本発明に係るトランシーバの好適な実施形態について説明する。また、以下に説明するトランシーバは、本発明に係るリアクタンス調整器を含む。そこで、以下では、トランシーバの説明において、リアクタンス調整器についても併せて説明する。

[0037] (第1の実施形態)

図5に、本発明の第1の実施形態によるトランシーバのブロック図を示す。図5に示した第1の実施形態によるトランシーバは、1MHz程度から数10MHzの周波数を有する搬送波となる交流信号を出力する発振器5と、コンピュータ(図示せず)から後述のI/O回路を介して得た送信すべきデータを用いて搬送波を変調する変調回路6と、リアクタンス調整時および送信時にオンになり受信時にオフになるスイッチ2と、生体121と大地グラウンドおよびトランシーバ回路のグラウンドと大地グラウンド間の浮遊容量と共振を起こすための可変リアクタンス部7と、リアクタンス調整時にリアクタンス値が大きい時には検出した信号をコンデンサC1に蓄積させるために接点a3と接点b3を接続して、リアクタンス値が小さい時には検出した信号をコンデンサC2に蓄積させるために接点a3と接点b3を接続するスイッチ3と、リアクタンス値が大きいときの電界振幅を検出する検出器8とフィルタ9と、リアクタンス値が大きい時と小さい時の電界振幅の差を取る差動増幅器10と、差動増幅器10の出力信号を積分し、リアクタンスを制御する制御信号を出力する積分器11と、振幅検出時には積分器11の出力が変化しないように固定電圧源12からの信号を積分器11に入力するために接点a4と接点c4を接続し、積分時には差動増幅器10からの信号を積分器11に入力するために接点a4と接点b4を接続するスイッチ4と、積分器11にゼロである電気信号を出力する固定電圧源12と、リアクタンス値の調整時に使用する調整信号を出力する調整用信号源13と、調整用信号と制御信号を加算し可変リアクタンス部に出力する加算器14と、生体121に誘起された電界を電気信号に変換する電界検出光学部15と、電界検出光学部15の出力信号を增幅し図示しないフィルタによる雑音除去等を行う信号処理部16と、受信した信号を復調する復調回路17と、波形を整える波形整形部18と、リアクタンス調整時および送信時には信号処理部16の出力信号を検出器8に入力するために接点a1と接点b1を接続し、受信時には復調回路17に入力するために接点a1と接点c1を接続するスイッチ1と、を備えている。

- [0038] 図5、図6Aおよび図6Bを参照しながら、まず、第1の実施形態に係るトランシーバにおけるリアクタンス調整器の動作を説明する。発振器5および変調回路6から出力された所定の信号は、スイッチ2および可変リアクタンス部7を介して送受信電極123へ提供され、当該送受信電極123により、生体121内にその信号に基づく電界が発

生する。ここでいう所定の信号は、リアクタンス値の調整に適した信号(探測用信号)であれば、適宜選択することができる。例えば、所定の信号は、発振器5から出力される搬送波でよく、また、送信すべきデータにより搬送波が変調されて得られる変調波であってもよい。さらに、発振器5および変調回路6とは別個の信号発生部を設け、この信号発生部から探測用信号を発生することもできる。

- [0039] また、この電界は、電界検出部により送受信電極123を介して受信されて電気信号に変換される。この電気信号は、信号処理部16によりノイズが除去された後、スイッチ1における接点a1と接点b1の接続により、検出器8およびフィルタ9を通してスイッチ3に至る。ここで、検出器8は、信号処理部16からの電気信号をその振幅に応じた直流電圧に変換する機能を有し、フィルタ9は、検出器8から出力される電圧の高周波成分を除去する機能を有する。
- [0040] 一方、当該所定の信号が受送信電極123に提供されている間、調整用信号源13から、調整用信号Aとして高レベル信号(H)と低レベル信号(L)とが加算器14を介して交番的に可変リアクタンス部7に対して印加される(図6A)。調整用信号Aの印加により、可変リアクタンス部7のリアクタンスが変化することとなる。以下、断りの無い場合、調整用信号源13から可変リアクタンス部7に対して高レベル信号が印加されときは、リアクタンス部7のリアクタンスが大きくなり、低レベル信号が印加されときは、リアクタンスが小さくなるとする。
- [0041] また、調整用信号源13からは、スイッチ3の切り替えを制御する調整用信号Bが、調整用信号Aと同期してスイッチ3に対して出力される。具体的には、調整用信号源13から可変リアクタンス部7に対して高レベル信号が出力されているときは、スイッチ3においては、接点a3と接点b3とが接続される。これにより、調整用信号源13から高レベル信号が出力されているときは、検出器8により電気信号が変換されて得られる直流電圧によって、コンデンサC1が充電される。逆に、調整用信号源13から低レベル信号が出力されているときは、電気信号に基づく直流電圧によって、コンデンサC2が充電される。
- [0042] コンデンサC1およびC2のいずれかが充電されているときは、スイッチ4においては、調整用信号源13からの調整用信号Cにより接点b4と接点c4とが接続されており、

したがって、固定電圧源12からのゼロ電圧が積分器11へ入力される。このため、積分器11の出力が変動することはない。コンデンサC1およびC2の充電が終了すると、スイッチ4において、調整用信号Cにより接点b4と接点a4とが接続する。したがって、コンデンサC1およびC2の端子間電圧の差に基づく電圧(所定電圧値の電圧)が差動増幅器10から積分器11へと入力される。

- [0043] こうした構成の本発明の第1の実施形態に係るトランシーバによれば、図6Aおよび図6Bを参照して、電界振幅を検出している間に積分器11の出力が変化しないように、差動増幅器10と積分器11の間にスイッチ4を挿入して、「リアクタンス値が大きい時の電界振幅の検出」、「小さい時の電界振幅の検出」、「両者の差をとって積分」というそれぞれの動作によるサイクルを実現している。リアクタンス値が大きい場合には、スイッチ3のa3とb3を接続し、検出器8とフィルタ9で電界振幅を検出した信号をコンデンサC1に蓄積する。リアクタンス値が小さい場合には、接点a3と接点c3を接続し、電界振幅を検出した信号をC2に蓄積する。これらの期間、スイッチ4ではa4と積分器11にゼロである信号を送る固定電圧源12につながっている接点c4を接続し、積分器11の出力が変化しないようにしている。電界振幅の検出の後、スイッチ3では接点a3を接点b3と接点c3のいずれにも接続しない状態にし、スイッチ4では接点a4と接点b4を接続して積分を行う。なお、図6A中のスイッチ3の一の状態を示すNCは、接点a3が接点b1にも接点c1にも接続されない状態を表している。
- [0044] 以上の動作により、電界振幅検出中では積分器11の出力(制御信号)が変化しないため、制御信号の変化が調整用信号Aの振幅よりも大きくても、リアクタンス値の大小と調整用信号Aの関係が反転せずに正常な制御の動作が可能となる。これにより、最大値を求めるまでの時間を短くでき、安定かつ実効的なデータの伝送速度が速い通信が実現できる。
- [0045] 図6Aでは、積分をしている間(調整用信号Cが高レベルの間)調整用信号Aを低レベルにしているが、高レベルにしても制御回路は正しく動作する。また、調整用信号A、B、Cを作り出す際のもととなる信号源として発信器の信号を使用することも可能である。さらに、電界振幅を表す電気信号を蓄積するのにコンデンサC1およびC2を使用したが、他の蓄積手段でも同様の制御動作を実現できる。例えば、蓄積手段と

して、記憶装置を用いることができる。

- [0046] 以上のようにしてリアクタンス値が適切に制御された状態のもと、送信すべき信号がI/O回路122を介して変調回路6に対して出力され、この信号に基づいて発振器5から提供される搬送波が変調されて変調信号が得られ、この変調信号による電界が生体121内に誘起される。
- [0047] さらに、スイッチ1において接点a1と接点c1とが接続され、電界検出部15からの電気信号が復調回路17へ提供される。電気信号に含まれる受信すべき信号が、復調回路17により復調され、波形整形部18により波形整形され、I/O回路122を介して送受信すべき信号を管理するコンピュータへと提供される。このようにして、当該トランシーバと、他のトランシーバとの間において人体121を介した情報通信がなされる。
- [0048] なお、搬送波の振幅が変化しない変調方式(たとえば位相変調や周波数変調)を用いる場合には、振幅が情報をもたないので、その振幅の値が変化しても構わない。したがって、このような場合にはデータ送信時に調整用信号源の出力を止めなくてもよい。
- [0049] 以下、第1の実施形態によるトランシーバの変形例として、積分器11がそれぞれ下記の構成を有するトランシーバについて説明する。
- [0050] (変形例1)
- 図7は、第1の実施形態に係るトランシーバの積分器として好適な信号処理回路の構成を示す回路ブロック図である。この信号処理回路100においては、目標値よりも若干小さな電圧V1、およびその目標値よりも若干大きな電圧V2をそれぞれ第1および第2のしきい値として用いる。そして、信号処理回路100においてスイッチSW1およびSW2は両方とも正論理であるとし、電気信号比較器11では入力電圧がV1よりも小さいときに高電位になる一方、電気信号比較器12では入力電圧がV2よりも大きいときに高電位になるように回路を設計する。
- [0051] 信号処理回路100は、具体的に次のような構成を有する。すなわち、信号処理回路100は、しきい値V1と外部から入力される信号の入力電圧INを比較し、入力電圧INの方が低ければ、第1の接続手段であるスイッチSW1をオン(閉成)状態にするた

めの信号OUT1を出力する電気信号比較器211、しきい値V2と入力電圧INを比較し、入力電圧の方が高ければ第2の接続手段であるスイッチSW2をオン状態にするための信号OUT2を出力する電気信号比較器212、および出力電圧を保持するために電荷を蓄積するコンデンサ213を備えている。

- [0052] ここで、入力電圧INは、第1の実施形態に係るトランシーバにおけるスイッチ4(図5)を介して提供される固定電圧源12からの所定電圧値の電圧、又は差動増幅器10からの電圧である。また、コンデンサ213の端子間電圧がトランシーバの可変リアクターンス部7(図5)へ印加される。
- [0053] 図8は、電気信号比較器211および212からそれぞれ出力される信号OUT1およびOUT2(縦軸)と入力電圧IN(横軸)の関係を示す図である。  
同図に示す線2101によれば、入力電圧INの値が目標値を含む領域である閾値V1およびV2の間の値をとる場合、電気信号比較器211および212からは、それぞれ信号OUT1およびOUT2は出力されず、よって、スイッチSW1およびSW2はともにオフ(開放)になる。このため、出力電圧に変動はなく、大電流が流れることがない。
- [0054] これに対して、入力電圧INがしきい値V1よりも低いときにはスイッチSW1をオン状態にする信号OUT1が outputされ、スイッチSW2はオフに維持される。したがって、電源VddからスイッチSW1を通してコンデンサ213へと電荷が移動し、コンデンサ213の端子間電圧は高電位(Vdd)となる。
- [0055] また、入力電圧がしきい値V2よりも大きな値の時にはスイッチSW2をオン状態にする信号OUT2が outputされ、スイッチSW1はオフに維持される。この場合、コンデンサ213に蓄えられた電荷がスイッチSW2を通してグラウンドへと移動するため、コンデンサ213の端子間電圧は低下する。
- [0056] なお、信号処理回路100を積分器として用いるトランシーバにおいては、電荷蓄積手段C1またはC2(図5)のいずれかが電荷を蓄積している間は、スイッチ4では接点a4と接点b4が接続され、固定電圧源12の電圧が信号処理回路100へ入力される。ここで、この電圧は、上記の閾値V1とV2の間の電圧値を有する。このため、電荷蓄積手段C1またはC2が電荷を蓄積している間に、スイッチSW1もSW2もオンになることはなく、したがって、信号処理回路100の出力電圧(制御信号)はコンデンサ213

の端子間電圧に保持される。

- [0057] 以上説明した積分器11としての信号処理回路100によれば、スイッチSW1もスイッチSW2もオンとなることがないため、電源電圧Vddからグラウンドに大電流が流れることがない。したがって、電力消費の増大を低減することが可能となる。これにより、集積化に適した信号処理回路を提供することができる。
- [0058] (変形例2)
- 図9は、本発明の第1の実施形態に係るトランシーバの積分器として好適な他の信号処理回路の構成を示す回路ブロック図である。図示の通り、信号処理回路200においては、電源Vddの正電極とスイッチSW1との間に電流源225が接続され、グラウンドとスイッチSW2との間に電流源226が接続され、電気信号比較器223, 224からそれぞれ電流源225, 226に対して電流制御信号を出力することによって制御信号を調整することを特徴とする。また、信号処理回路200においても、スイッチSW1およびSW2は両方とも正論理であるとする。
- [0059] なお、信号処理回路200が、第1のしきい値V1と入力電圧INを比較し、入力電圧の方が低ければスイッチSW1をオン状態にする信号OUT1を出力する電気信号比較器221、第2のしきい値V2と入力電圧INを比較し、入力電圧INの方が高ければスイッチSW2をオン状態にする信号OUT2を出力する電気信号比較器222、および出力電圧を保持するために電荷を蓄積する容量227を有している点は、上記の信号処理回路100と同様である。
- [0060] また、入力電圧INは、第1の実施形態に係るトランシーバにおけるスイッチ4(図5)を介して提供される、固定電圧源12からの所定電圧値の電圧、又は差動増幅器10からの電圧であり、また、コンデンサ213の端子間電圧がトランシーバの可変リアクターン部7(図5)へ印加される点も信号処理回路100と同様である。
- [0061] 信号処理回路200は、上記構成に加え、第3のしきい値V3(<V1)と入力電圧INを比較し、入力電圧INの方が低ければ電流源225に大きな電流を流すべく電流制御信号を出力する電気信号比較器223、第4のしきい値V4(>V2)と入力電圧INを比較し、入力電圧INの方が高ければ電流源226に大きな電流を流すべく電流制御信号を出力する電気信号比較器224を備えている。

- [0062] 以上の構成を有する信号処理回路200の動作を説明する。スイッチSW1およびSW2とそれぞれ直列に接続される二つの電流源225および226は、各々に接続される電気信号比較器223および224から出力される電流制御信号の値が1か0かに応じて、電流値の異なる電流を出力する。
- [0063] 図10は、入力電圧INと、スイッチSW1を流れる電流I1およびスイッチSW2を流れる電流I2との関係を示す図である。ここでの各電流の正の向きは、図9に示す矢印の向きである。
- [0064] 図10の線2201によれば、入力電圧がV3よりも低いときは、電気信号比較器223から1の値をとる電流制御信号が電流源225に対して出力される。これに応じて、図10の線2201に示す通り、電流源225から電流I1(第1の定電流)が流れ。この結果、出力電圧(容量227の電圧)が増加する。
- [0065] また、入力電圧がV3よりも高くV1よりも低いときには、電気信号比較器223から0の値をとる電流制御信号が電流源225に対して出力され、電流源225から電流I1よりも小さい電流(第2の定電流)が流れ。この結果、電流源225から電流I1が流れる場合に比べ、出力電圧は緩やかに増加する。
- [0066] 図10から明らかなように、電気信号比較器223から出力される電流制御信号の値が1か0に従って、電流源225から大きな電流値を有する電流と、小さな電流値を有する電流とが流れ。すなわち、入力電圧が目標値から大きく偏差しているときは、電流源225から大きな電流値を有する電流が流れ、出力電圧(容量227)が急速に増加し、入力電圧の目標値からの偏差が小さいときは、電流値225から小さな電流値を有する電流が流れ、出力電圧が緩やかに増加する。
- [0067] 一方、入力電圧がV4よりも大きいときには、電気信号比較器224から1の値をとる電流制御信号が出力され、電流源226から大きな電流I2(第3の定電流)が流れ。この結果、急激に出力信号が減少する。なお、電流I2の電流値は、電流I1(第1の定電流)と等しくすることができる。
- [0068] また、入力電圧がV2よりも高くV4よりも低いときには、電気信号比較器224から0の値をとる電流制御信号が電流源226に対して出力され、電流源226から電流I2よりも小さい電流(第4の定電流)が流れ。このため、容量227に蓄えられていた電荷

は、電流源226から電流I2が流れる場合に比べて緩やかにグラウンドへ流出し、よって、出力電圧が緩やかに減少する。なお、第4の定電流は、第2の定電流と同じ電流値を有することができる。

- [0069] 電流源226もまた電流源225と同様に、電気信号比較器224から出力される電流制御信号が1か0であることに応じて、大きな電流値と小さな電流値とを有する電流が output する。
- [0070] このような機能を有する電流源225および226を用いることにより、入力電圧INと目標値の偏差が大きい場合には大きな電流が流れ出力電圧の変化が早くなる一方、その両者の偏差が小さい場合には、流れる電流も小さく出力電圧の変化も小さいので、回路の安定性が一段と高くなる。
- [0071] すなわち、以上説明した積分器11としての信号処理回路200によれば、上記の信号処理回路100と同様の効果を得ることができる。
- [0072] 加えて、信号処理回路100によれば、電流源をスイッチに直列に接続することにより、入力電圧と目標値の偏差に応じて出力電圧を変化させることができ、この結果、信号処理回路の安定性を一段と向上させることができる。
- [0073] (変形例3)
- 図11は、本発明の第1の実施形態に係るトランシーバの積分器11として好適な更に別の信号処理回路の構成を示す回路ブロック図である。図示の通り、信号処理回路203においては、電源Vddの正電極とスイッチSW1との間に可変電流源235が接続され、グラウンドとスイッチSW2との間に可変電流源236が接続され、可変電流源235, 236に対してはそれぞれ差動増幅器233, 234から電流制御信号が入力される。差動増幅器233は、しきい値V1(正相入力)と入力電圧IN(逆相入力)とを入力し、これらの差が大きいほど可変電流源235から大きな電流が流れるように可変電流源235に対して電流制御信号を出力する。差動増幅器234は、入力電圧IN(正相入力)としきい値V2(逆相入力)とを入力し、これらの差が大きいほど可変電流源236から大きな電流が流れるように可変電流源236に対して電流制御信号を出力する。
- [0074] なお、信号処理回路203においても、スイッチSW1およびSW2は両方とも正論理であるとする。

- [0075] また、信号処理回路203は、上記の信号処理回路100, 200と同様に、第1のしきい値V1と入力電圧INを比較し、入力電圧INの方が低ければスイッチSW1をオン状態にする信号OUT1を出力する電気信号比較器231と、第2のしきい値V2と入力電圧INを比較し、入力電圧INの方が高ければスイッチSW2をオン状態にする信号OUT2を出力する電気信号比較器232と、出力電圧を保持するために電荷を蓄積する容量237とを有している。
- [0076] 信号処理回路203において、差動増幅器233および234から可変電流源235および236にそれぞれ出力される電流制御信号は連続的に変化するため、その電流制御信号と可変電流源から出力される電流との関係は、いずれの場合にも図12の特性曲線301で示されるように、電流制御信号の値に応じて可変電流源からの電流値も連続的に変化する。
- [0077] 図13は、図12に示す特性曲線2301を有する可変電流源を用いる場合の入力電圧INと可変電流源から出力される電流I1、I2との関係を示す図である。上述したように、入力電圧INは、二つの差動増幅器233および234に、互いに逆相をなすように入力される。より具体的には、入力電圧INは、差動増幅器233には逆相入力端子(ー)から入力される一方で、差動増幅器235には正相入力端子(+)から入力される。この結果、図7に示すように、目標値を軸として対称な曲線2401が得られる。いうまでもなく、曲線2401における電流値I1およびI2の傾きの絶対値は、図12の曲線の傾きの絶対値と等しい。
- [0078] 入力電圧INがしきい値V1よりも低い場合、差動増幅器233から可変電流源235に対して電流制御信号が出力される。ここで、入力電圧INが閾値V1より低いほど可変電流源235からの電流が大きくなるように(図13の線2401)電流源235に対して電流制御信号が出力される。このため、電流源235から大きな電流が流れ出力電圧は早く増加する。また、信号処理回路203の場合、入力電圧INが高くなるに従って電流I1は小さくなり、出力電圧は緩やかに増加する。
- [0079] これに対して入力電圧がV2よりも大きい場合には、今度は電流源236から電流I2が流れ出力電圧が減少し、入力電圧INが大きくなるほど出力電圧は早く減少する。

- [0080] 入力電圧INがV1よりも大きくV2よりも小さくなる場合、電流がゼロとなって出力電圧が一定であることは勿論である。
- [0081] 以上説明した積分器11としての信号処理回路203によれば、上記の信号処理回路100と同様の効果を得ることができる。
- [0082] 加えて、信号処理回路203によれば、可変電流源をスイッチに直列に接続することにより、入力電圧と目標値の偏差に応じて連続的に出力電圧を変化させることができ、この結果、信号処理回路の安定性をより一層向上させることができる。
- [0083] (変形例4)  
上記の変形例3における電流源235および236の代わりに可変抵抗器を設けることもできる。この場合には、電気信号比較器233および234は、所定の電圧(IN)と固定電圧V1又はV2との差が大きいほど可変抵抗器の抵抗値を小さくするように可変抵抗器に電流制御信号を出力するよう構成される。これにより、所定の電圧と固定電圧の偏差が大きいほど、大きな電流が流れ、出力電圧が急速に変化する。また、所定の電圧と固定電圧の偏差が小さい場合には、可変抵抗器の抵抗が大きくなるため、電流値が緩やかに変化する。したがって、リアクタンス調整が短時間で且つ安定して達成される。
- [0084] (第2の実施形態)  
続いて、本発明の第2の実施形態に係るトランシーバについて説明する。第2の実施形態においては、積分器のより具体的な構成について説明する。図14は、第1の実施形態に係るトランシーバを示す図であり、その積分器にチャージポンプ回路を使用した場合の構成例である。
- [0085] 図14に示す通り、積分器20は、積分器用の電源電圧の正極とグラウンドとの間に正極から順に直列に接続されるpMOS1、pMOS2、nMOS1およびnMOS2と、pMOS2およびnMOS1の間のノードとグラウンドとの間においてnMOS1およびnMOS2に並列に接続されるコンデンサCpと、から構成される。ここで、pMOSはpチャネルMOS-FET(Metal Oxide Semiconductor Field Effect Transistor)を意味し、nMOSはnチャネルMOS-FETを意味する。
- [0086] pMOS1およびnMOS2は、コンデンサC1およびC2が電荷を蓄積している間は積

分器20の出力電圧(コンデンサCpの端子間電圧)が変化しないようにオフになり、コンデンサC1およびC2が電荷の蓄積を終了するとオンになる。

- [0087] なお、図14に示す通り、pMOS1のゲートには調整用信号源13から調整用信号Cが電圧反転器を介して入力され、nMOS2のゲートには調整用信号源13から調整用信号Cが直接入力される。調整用信号Cは、コンデンサC1およびC2による電荷蓄積を制御する調整用信号Bに基づいて生成される信号である。すなわち、調整用信号源13は、調整用信号Cとして、コンデンサC1およびC2が電荷を蓄積している間は低レベル信号を出力し、電荷蓄積を終了すると高レベル信号を出力する(図16)。よって、pMOS1およびnMOS2は、コンデンサC1およびC2が電荷の蓄積している間はオフとなり、電荷の蓄積を終了するとオンとなるよう制御される。
- [0088] 一方、pMOS2およびnMOS1のゲートには、電圧比較器10からの信号が入力される。電圧比較器10は、コンデンサC1およびC2の電圧を比較し、C1の電圧の方が高い場合は、低レベル信号を出力する。これにより、pMOS2がオンとなりnMOS1がオフとなる。そして、コンデンサC1およびC2の電荷蓄積が終了し調整用信号CによってpMOS1(およびnMOS2)がオンとなると、電圧電源からpMOS1およびpMOS2を介してコンデンサCpへと電荷が移動し、制御信号の電圧が上昇する。
- [0089] 逆に、コンデンサC1の電圧の方が低い場合は、電圧比較器10が高レベル信号を出力する。このため、pMOS2がオフとなりnMOS1がオンとなる。ここで、コンデンサC1およびC2の電荷蓄積が終了し調整用信号CによってnMOS2(およびpMOS1)がオンとなると、コンデンサCpからnMOS1およびnMOS2を介して電荷がグラウンドへ移動し、制御信号の電圧が降下する。
- [0090] 本実施形態を第1の実施形態の変形例1(図7)と対比すると、pMOS2はスイッチSW1と同じ機能を有し、nMOS1はスイッチSW2と同じ機能を有し、pMOS1とnMOS2はスイッチ4に相当する機能を有している。そして、pMOS1およびnMOS2はまた、調整用信号Cが低レベルのときpMOS1およびnMOS2ともにオフとなるため、電荷の移動は生じず、その結果、出力電圧(制御信号)はコンデンサCpの端子間電圧に保持される。換言すると、本実施形態に係るトランシーバにおいては、第1の実施形態における固定電圧源12を用いることなく、コンデンサC1およびC2が電荷を蓄

積している間の制御信号の変動が回避される。

- [0091] 以上構成により、本実施形態に係るトランシーバは、第1の実施形態に係るトランシーバと同じ効果を奏する。
- [0092] (第3の実施形態)  
図15に、本発明に係る第3の実施形態によるトランシーバのブロック図を示す。
- [0093] 図示の通り、第3の実施形態のトランシーバのブロック図においては、振幅検出時には積分器の出力が変化しないようにオフになり、積分時にはオンになるpMOS1とnMOS2と、出力電圧(制御信号)を保持するための容量Cpと、閾値X(基準電圧)を出力する固定電圧源SXと、閾値Y(基準電圧)を出力する固定電圧源SYと、閾値Xと差分検出器22の出力を比較した結果を出力する電圧比較器Xと、入力信号と閾値Yを比較した結果を出力する電圧比較器Yと、から構成されている。
- [0094] 第3の実施形態によるトランシーバでは、チャージポンプ回路の前段にそれぞれ異なる閾値Xと閾値Yを持つ電圧比較器Xと電圧比較器Yとが設けられる。また、差分検出器22では、入力の差がゼロのとき一定の電圧値を出力するような電圧レベルの変換も行っている。図15中の固定電圧源SXと固定電圧源SYは、それぞれ電圧比較器Xと電圧比較器Yに閾値を与えるための信号源である。また、図16に本実施形態のトランシーバにおける制御時の各構成要素の出力波形を示す。図16に示すように、閾値Xと閾値Yは収束値を挟むように設定する。ここで、差分検出器22の収束値とは入力信号の差がゼロのときに出力される電気信号を指す。
- [0095] この制御部21では、コンデンサC1の電圧がコンデンサC2の電圧よりも高く、かつ、差分検出器22の出力が閾値Xおよび閾値Yより高い場合、電圧比較器Xと電圧比較器Yの出力は両方とも低レベルとなるので、pMOS2がオン、nMOS1がオフとなる。C1の電圧とC2の電圧がほぼ等しく、かつ、差分検出器22の出力が閾値Xおよび閾値Yの間である場合では、電圧比較器Xの出力は高レベル、電圧比較器Yの出力は低レベルとなるので、pMOS2とnMOS1の両方ともオフとなる。C1の電圧がC2の電圧よりも低く、かつ、差分検出器22の出力が閾値Xおよび閾値Yより低い場合、電圧比較器Xと電圧比較器Yの出力は両方とも高レベルとなるのでpMOS2がオフ、nMOS1がオンとなる。

- [0096] このため、リアクタンス値の大きいときの電界振幅の方がリアクタンス値の小さいときの電界振幅よりも高い場合(C1の電圧がC2の電圧よりも高い場合)には、制御信号は大きくなり、低い場合では制御信号は小さくなるので、第1の実施形態の制御回路と同様の動作を行う。
- [0097] しかし、第1の実施形態では、リアクタンス値の大きいときの電界振幅と小さい時の電界振幅が完全に等しくなるまで制御信号が変化しつづけるのに対し、本第3の実施形態では2つの閾値を用いることにより、電界振幅の差を許容できるところが異なる。これにより、トランシーバ内で使用している電子回路等から発生する雑音による電界振幅の誤差で制御信号が変化することがなくなる(図16の差分検出出力)。したがって、第1の実施形態のトランシーバに比べ、本実施形態のトランシーバのほうが、より雑音に対する安定性が高い。
- [0098] (第4の実施形態)
- 図17は、本発明の第4の実施形態によるトランシーバに好適な制御部23の構成図である。図示の通り、制御部23は、pMOS1、pMOS2、nMOS1およびnMOS2と、コンデンサCpと、閾値Xを出力する固定電圧源SXと、閾値Yを出力する固定電圧源SYと、を第3の実施形態における制御部21(図15)と同様に有する。
- [0099] これに加え、制御部23は、pMOS1およびpMOS2の間に設けられる可変抵抗器RXと、nMOS1およびnMOS2の間に設けられる可変抵抗器RYと、入力電圧と閾値Xを比較し可変抵抗器RXの抵抗値を制御する信号を出力する差動増幅器AXと、入力電圧と閾値Yを比較し可変抵抗器RYの抵抗値を制御する信号を出力する差動増幅器AYと、を有する。
- [0100] 差動増幅器AXは、具体的には、入力電圧と閾値Xとの差が大きいほど可変抵抗器RXの抵抗値が低くなるように可変抵抗器RXに対して抵抗制御信号を出力する。これにより、入力電圧と閾値Xとの差が大きいほど、電源電圧からコンデンサCpへの電荷の移動が急速に行われる。また、差動増幅器AYは、入力電圧と閾値Yとの差が大きいほど可変抵抗器の抵抗値が低くなるように可変抵抗器RYに対して抵抗制御信号を出力する。これにより、入力電圧と閾値Yとの差が大きいほど、コンデンサCpからグラウンドへの電荷の移動が急速に行われる。

[0101] したがって、制御部23によれば、制御信号の変化量をえることのできる積分器を提供できる。すなわち、制御部23は、入力電圧が閾値Xや閾値Yから離れているときには制御信号(コンデンサCpの端子間電圧)の変化量を大きくし、閾値の近傍では制御信号の変化量を小さくすることができる。このため、より短い時間でリアクタンスの最適値を求めることができ、かつ安定性の高い制御を実現できる。

[0102] (第5の実施形態)

図18は、本発明の第5の実施形態に係るトランシーバに好適な制御部230の構成を示す概略図である。制御部230は、pMOS1、pMOS2、nMOS1およびnMOS2と、コンデンサCpと、固定電圧V1を出力する固定電圧源と、固定電圧V2を出力する固定電圧源と、を第3の実施形態における制御部21(図15)と同様に有する。

[0103] これに加え、制御部230は、固定電圧V1よりも低い固定電圧V3を出力する第3の固定電圧源と、pMOS1およびpMOS2の間に接続される電流源250と、入力電圧と固定電圧V3とを比較して入力電圧が固定電圧V3よりも低い場合には電流源250から第1の定電流を流し、入力電圧が固定電圧V3よりも高く固定電圧V1よりも低い場合には電流源250から第1の定電流よりも小さい第2の定電流を流すように電流源250に対して電流制御信号を出力する電気信号比較器223と、固定電圧V2よりも高い固定電圧V4を出力する固定電圧源と、nMOS1およびnMOS2の間に接続される電流源226と、入力信号と固定電圧V4とを比較して入力電圧が固定電圧V4よりも高い場合には電流源226から第3の定電流を流し、入力電圧が固定電圧V2よりも高く固定電圧V4よりも低い場合には電流源226から第3の定電流よりも小さい第4の定電流を流すように電流源226に対して電流制御信号を出力する第4の電気信号比較器224と、を有する。

[0104] 上記の構成を有する制御部230は、以下のように動作する。入力電圧が固定電圧V3よりも高いとき、すなわち、入力電圧が固定電圧V1に比べて大きく偏差しているときは、電流源250からpMOS2へ第1の定電流が流れるよう電気信号比較器223から電流源250に対して電流制御信号が出力される。入力電圧が固定電圧V3よりも低く固定電圧V1よりも高いとき、すなわち、入力電圧と固定電圧V1との偏差があまり大きくないときは、電流源250からpMOS2へ第2の定電流が流れるよう電気信号比較

器223から電流源250に対して電流制御信号が出力される。ここで、第1の定電流は第2の定電流よりも大きい。したがって、入力電圧と固定電圧V1との偏差が大きいほど、電流源250から大きな電流が流れ、その結果、コンデンサCpがより短時間で充電される。また、電気信号比較器224および電流源226も互いに協働して、上記の電気信号器223および電流源225と同様に動作する。

- [0105] したがって、制御部230によれば、入力電圧が固定電圧V1や固定電圧V2から離れているときには制御信号(コンデンサCpの端子間電圧)の変化率を大きくし、固定電圧V1やV2の近傍では制御信号の変化率を小さくすることができる。このため、より短い時間でリアクタンスの最適値を求めることができるとともに、安定性の高い制御を実現できる。
- [0106] なお、電流源225および226の代わりに可変電流源を用いることもできる。この場合には、電気信号比較器224および226は、入力電圧と固定電圧V1又はV2との差が大きいほど可変電流源からの電流が大きくなるように可変電流源に電流制御信号を出力するよう構成される。例えば、電気信号比較器224および226は、差動増幅器であると有用である。これにより、入力電圧と固定電圧の偏差が大きいほど、大きな電流が流れ、出力電圧が急速に変化し、上記の偏差が小さいときは小さな電流が流れ、出力電圧は緩やかに変化する。したがって、リアクタンス調整が短時間で且つ安定して達成される。
- [0107] (第6の実施形態)
- 図19は、本発明の第6の実施形態に係るトランシーバの構成を示す構成図である。この第6の実施形態のトランシーバにおいては、受送信電極123を介して電界検出光学部15により検出される電気信号の振幅を検出するため、サンプリング回路24が使用される。集積回路でトランシーバを構成する場合、大きな静電容量を必要とするフィルタの使用は、集積回路の面積を増大させ集積回路が高価になる。したがって、フィルタを用いない振幅の検出方法を採用する必要がある。
- [0108] そこで、本実施形態では、サンプリング回路24で振幅を検出している。サンプリングで振幅を検出する場合、サンプリング信号の周期と生体に誘起する電界の周期は一致している必要があるため、サンプリング信号を生成する調整用信号源13には発信

器5から信号を入力する必要がある。

[0109] 図20には、本実施形態のトランシーバのリアクタンス調整時における各構成要素の出力波形を示す。ここでは、正弦波の山に合わせてサンプリング回路24にサンプリング信号を入力している。C1およびC2には、それぞれリアクタンスが大きい時と小さい時の信号処理部16の出力をサンプリングした信号が蓄積される。差分検出器22でこれらの差を取り、制御部21へ入力する。制御部21では差分検出器22の出力信号に基づいて制御信号を出力する。この構成により、フィルタを用いずに振幅を検出することができる。

[0110] (第7の実施形態)

図21は、本発明の第7の実施形態によるトランシーバのブロック図である。第7の実施形態のトランシーバのブロックでは、受送信電極123を介して電界検出光学部15により検出される電気信号の振幅を検出するため、ピークホールド回路25が使用される。既に説明した第6の実施形態によるトランシーバの構成では、振幅を検出するのにサンプリング回路24を使用していたが、本実施形態ではピークホールド回路25をかわりに使用している。サンプリング回路24では波形のピークにサンプリング信号を同期させる必要があったが、ピークホールド回路25では、ある期間内に入力された信号のピークを保持するので、この期間を長く設定しておけば波形のピークに同期させる必要がない。したがって、サンプリング回路24を用いた場合に比べ、搬送波とピークホールド回路25を動作させる信号との間の許容できる位相差に余裕がある。ここで、図22に具体的なピークホールド回路25の構成例を示す。図22に示すピークホールド回路25の構成では、検出器駆動信号が高レベルのときに信号を入力するためにオンになるスイッチSWD1と、入力信号のピークを保持するためのコンデンサCpkと、コンデンサCpkに保持されたリセット信号をリセットするためのリセットスイッチSWD2と、からなる。

[0111] 図23に各構成要素の出力波形を示す。このピークホールド回路25では、差動検出器22の駆動信号が高レベルでリセット信号が低レベルの時に、入力波形のピーク値が容量Cpkに蓄積される。そして、リセット信号が低レベルになると容量Cpkに蓄積された電荷が放出され初期状態に戻る。これをリアクタンスが大きいときと小さいと

きで行い、振幅を表す電気信号をC1とC2に蓄積する。蓄積された電気信号を差分検出器22で差を取り、制御部21で積分して制御信号を出力する。このような動作により、ピークホールド回路25を用いたリアクタンスの制御を実現する。

[0112] (第8の実施形態)

図24は、本発明に係る第8の実施形態のブロック図である。図24に示す本実施形態によるトランシーバでは、受送信電極123を介して電界検出光学部15により検出される電気信号の振幅を検出するため、ピークホールド／加算回路26が使用される。また、図25には、ピークホールド／加算回路26の内部構成を示す。図示の通り、加算する際には接点a5と接点b5を接続し、それ以外では信号保持するために接点a5と接点c5を接続するスイッチSWD4と、積分器の出力をリセットするときにオンになるスイッチSWD3と、が示されている。

[0113] このような図24と図25に参照される構成のトランシーバでは、図25に示すようなピークホールド回路27で検出した後、次段の積分器28で加算している。ピークホールドでは突発的な雑音により、ピークが本来の振幅よりも大きくなった場合でも、そのピークを保持してしまう。これは制御の誤動作を起こすので、本実施形態の回路ではピークを何回か検出し加算してからC1またはC2に信号を蓄積して雑音の影響を緩和している。

[0114] 図26にリアクタンス調整時の各構成要素の出力波形を示す。初めにリセット信号Qおよびリセット信号Rは低レベルであり、図25のSWD2とSWD3は共にオフである。また、SWD4では接点a5と接点c5が接続されている。検出器駆動信号が高レベルのときピークホールド回路27に信号が入力され、入力波形のピークを保持する。この後、SWD4への入力信号(加算信号)を高レベルにしてピークホールド回路27で保持した信号を積分器28に入力し、加算してから、SWD2をオンにして保持した信号をゼロにする。これを何回か繰り返すと、C1にリアクタンス値が大きい時の振幅を表す信号の加算した値が蓄積される。リアクタンス値を小さくしてから、同じ処理を行つて加算した信号をC2に蓄積する。この後、差分検出器22で差をとった信号を制御部21に入力し、制御信号を可変リアクタンス部7に出力する。このような処理により雑音の影響を緩和しリアクタンスを制御している。

## [0115] (第9の実施形態)

図27を参照しながら、本発明の第9の実施形態によるトランシーバを説明する。上述の各実施の形態においては、生体内の電界は専ら電界検出光学部により電気信号へと変換される。そして、この電気信号は、スイッチの切り替えにより、リアクタンス調整時には信号出力部へ提供され、送信すべき信号の送受信時には復調部を経てI/O回路へと提供される。これに対して、本実施形態によるトランシーバにおいては、リアクタンス調整時および送受信時にそれぞれ専用の受信部が用いられる。なお、本実施形態のトランシーバは、受信部が異なることを除いて第1の実施形態のトランシーバと同じ構成を有し、同じく動作する。

- [0116] 具体的には、図27に示す通り、本実施形態のトランシーバにおいては、送受信電極123および検出器8の間に前置処理部31が設けられ、送受信電極123およびI/O回路122の間に受信部32が設けられている。また、例えば図5に示すスイッチ1は設けられておらず、リアクタンス調整のための信号は前置処理部31を経て信号発生部へと提供され、受信すべき信号は受信部32を経てコンピュータへ提供される。
- [0117] より詳細には、前置処理部31は、高入力インピーダンスを有するフィルタ311と、生体121内の電界を電気信号に変換する電界検出部312と、この電気信号のノイズを除去するフィルタを含む信号処理部313と、を有する。フィルタ311を電界検出部312の前段に設けているため、共振状態に与える悪影響が低減され、また、雑音が除去されるとともに後段の検出器8での信号処理が容易化される。
- [0118] また、受信部32は、生体121内の電界を電気信号に変換する電界検出部321と、ノイズ除去のためのフィルタを含む信号処理部322と、ノイズが除去されて信号を増幅する増幅器323と、当該電気信号に含まれる受信すべき信号を復調する復調回路324と、および復調信号の波形を整える波形整形部325とを有する。これらにより、生体121内に誘起される電界に含まれる受信すべき信号がI/O回路122を介してコンピュータへ提供される。
- [0119] 以上の通り、第9の実施形態によるトランシーバにおいては、リアクタンス調整用および送受信用にそれぞれ別個の受信部が設けられる。リアクタンス調整時に専ら利用される前置受信部31に高入力インピーダンスフィルタが設けられているため、リア

クタンス調整がより確実に且つ安定して行われる。

[0120] なお、第9の実施形態において受信部32を設けなければ、当該トランシーバは送信のみを行う送信装置として使用することができる。

[0121] (第10の実施形態)

続いて、図28を参照しながら、第10の実施形態によるトランシーバを説明する。図28に示す通り、このトランシーバは、受信部32がスイッチ2とI/O回路122との間に設けられる点で第9の実施形態によるトランシーバと相違し、他の構成において共通する。以下では、相違点を中心に説明する。

[0122] 本実施形態によるトランシーバでは、スイッチ2は接点a1、接点b1および接点c1を有する。そして、リアクタンス調整時または送信時には接点a1と接点b1が接続され、発振器5および変調回路6からリアクタンス調整動作に適した信号または送信すべき情報を含む信号が可変リアクタンス部7を介して送受信電極123へ提供される。また、受信時には、スイッチ2の接点b1と接点c1とが接続されて、生体121内の電界がスイッチ2を介して受信部32により受信される。なお、受信時には可変リアクタンス部7のリアクタンス値を小さくするように制御信号が可変リアクタンス部7へ入力される。

[0123] 上記の構成によれば、リアクタンス調整時および送信時には、受信部32が他の回路要素から分離されるため、受信部、特に、受信部の入力段がリアクタンス調整動作に与える影響を低減することができる。また、リアクタンス調整時には共振により高電圧が発生することがある。この電圧が受信部の入力段を構成する電子回路の耐圧電圧よりも高い場合には、この電子回路が破壊されることがある。しかし、上記の構成によれば、リアクタンス調整時に受信部32が切断されているため、そのような高電圧が受信部に入力されることではなく、よって、受信部の電子回路が破壊するのを防止することができる。すなわち、本実施形態によるトランシーバは、信頼性が向上されるという利点を有する。

[0124] なお、スイッチ2に代わり、受信部32と送受信電極123との間に別個の機械的に動作するスイッチを設け、このスイッチをリアクタンス調整動作中にはオフとし、送受信中にはオンとなるようにしてもよい。このようにしても、受信部の電子回路が破壊されるおそれを解消できる。なお、このようなスイッチとしては、例えば、マイクロマシン技術に

より作製されるスイッチが好適である。

- [0125] 以上、いくつかの実施形態を参照しながら、本発明に係るリアクタンス調整器、これを用いる受信装置および通信装置、並びに信号処理回路を説明したが、本発明は、これらの実施形態に限定されることはなく、種々の変形が可能である。
- [0126] 例えば、第1の実施形態の変形例に係る信号処理回路は、本発明のリアクタンス調整器等以外の電子機器にも適用することができる。
- [0127] 図29は、本発明の一実施例として、上記実施形態で説明した信号処理回路100、200および203のいずれかの適用が想定される增幅回路の概略構成を示すブロック図である。同図に示す増幅回路150は、負帰還回路によって増幅器の利得を自動的に調整する機能を有しており、増幅器の利得を調整、制御する制御信号発生手段として、上述した信号処理回路のいずれかが適用される。
- [0128] 増幅回路150の構成を説明する。増幅回路150は、入力された交流信号の振幅が変化しても出力される交流信号の振幅が一定になるように利得を変更可能な可変利得増幅器251、この可変利得増幅器251の出力信号を入力して検波する検波器252、この検波器252からの出力信号を平滑化するフィルタ253、可変利得増幅器251の出力信号の振幅の目標値となる基準信号を出力する基準信号源254、可変利得増幅器251の出力信号の振幅に相当するフィルタ253の出力信号と基準信号源254の出力信号を比較してそれらの差分を求める比較器255、および比較器255からの出力信号を積分し、この積分結果に基づいて制御信号を出力する積分器256から構成される。この積分器256として、信号処理回路1乃至3のいずれかが適用されることはいうまでもない。
- [0129] 以上の構成を有する増幅回路150において、フィルタ253の出力信号が基準信号より大きい場合、積分器256の出力信号、すなわち可変利得増幅器251の利得を制御する制御信号は大きくなる。この結果、可変利得増幅器251の利得は大きくなる。他方、フィルタ253の出力信号が基準信号より小さい場合、積分器256の出力信号(制御信号)は小さくなり、可変利得増幅器251の利得は小さくなる。このような信号処理は、可変利得増幅器251の出力信号の振幅に相当するフィルタ253の出力信号が基準信号(目標値)に等しくなるまで継続され、可変利得増幅器251へ入力される

交流信号の振幅が変化しても可変利得増幅器251の出力信号の振幅は一定に保たれる。

[0130] このような作用を有する増幅回路150では、目標値と観測値が一致しても状態が不安定になることがない。したがって、積分器256(信号処理回路)内部では、電源電圧Vddからグラウンドに大きな電流が流れることもなくなり、電力消費の増大を抑えることが可能となる。

[0131] なお、上述した信号処理回路100, 200, 203の各々は、本発明に係る信号処理回路の一実施形態に過ぎず、積分器256として適用される信号処理回路がそれらに限られるわけではない。すなわち、本発明には、特許請求の範囲に記載した内容を逸脱しない範囲内で、信号処理回路100, 200, 203と同様の作用効果を生じるさまざまな実施形態が存在し、そのような信号処理回路を用いても本実施例に係る増幅回路150を構成可能である。

### 産業上の利用可能性

[0132] 本発明に係るリアクタンス調整器、これを用いたトランシーバおよび送信装置、並びにこれらに好適な信号処理回路は、例えば人間の身体に装着可能なウェアラブルコンピュータシステムにおいて特に好適に利用することができる。

## 請求の範囲

- [1] 電界伝達媒体(121)を介して信号の送信若しくは受信又は双方を行う通信装置と前記電界伝達媒体(121)により生じるリアクタンスを調整するリアクタンス調整器であつて、  
探測用信号を発生する信号発生部(5、6)と、  
前記探測用信号に基づく電界を前記電界伝達媒体(121)に誘起する電極(123)と、  
前記信号発生部(5、6)と前記電極(123)との間に直列に接続され、前記電界伝達媒体(121)、前記通信装置、および大地グラウンドの間に生じる浮遊容量に対してリアクタンス値を調整して直列共振を誘起する共振部(7)と、  
前記共振部(7)に対して高レベル信号および低レベル信号を交番的に出力する調整信号発生部(13)と、  
前記電界伝達媒体(121)内の電界を前記電極(123)を介して受信し、受信した電界に基づく電気信号を発生する電界検出部(15)と、  
前記調整信号発生部(13)が前記共振部(7)に対して高レベル信号を出力しているときに前記電気信号に応じた電荷を蓄積する第1の電荷蓄積手段(C1)、前記調整信号発生部(13)が前記共振部(7)に対して低レベル信号を出力しているときに前記電気信号に応じた電荷を蓄積する第2の電荷蓄積手段(C2)、および前記第1の電荷蓄積手段(C1)の電圧と前記第2の電荷蓄積手段(C2)の電圧とを比較し、この比較の結果に応じた所定の信号を出力する電圧比較器(10)、を有する信号出力部と、  
前記第1又は前記第2の電荷蓄積手段(C1、C2)のいずれかが電荷を蓄積しているときに前記共振部(7)に対して一定電圧値の電圧を出力し、前記第1および前記第2の電荷蓄積手段(C1、C2)が電荷の蓄積を終了すると前記所定の信号を入力してこの信号に基づく電圧を前記共振部(7)に対して出力する制御部(19;20;21;23;230)と、  
を備えるリアクタンス調整器。
- [2] 前記制御部(19)が、

所定電圧値の電圧を出力する固定電圧源(12)と、

前記所定電圧値の電圧を入力したときに前記一定電圧値の電圧を、前記所定の信号を入力したときに前記所定の信号に基づく電圧を前記共振部(7)に対して出力する積分器(11;100;200;203)と、

前記所定電圧値の電圧および前記所定の信号を選択的に入力し、前記第1又は前記第2の電荷蓄積手段(C1、C2)のいずれかが電荷を蓄積しているときに前記所定電圧値の電圧を、前記第1および前記第2の電荷蓄積手段(C1、C2)が電荷の蓄積を終了すると前記所定の信号を前記積分器(11)に対して出力する出力切替部(4)と、

を備える、請求の範囲第1項に記載のリアクタンス調整器。

[3] 前記積分器(100)が、

所定の電圧(Vdd)を出力する電圧源の正極に一方端において接続される第1の接続手段(SW1)と、

前記第1の接続手段(SW1)の他方端と一方端において接続され、前記電圧源の負極に他方端において接続される第2の接続手段(SW2)と、

所定の第1の閾値電圧(V1)と前記所定の信号とを比較して、前記所定の信号が前記第1の閾値電圧(V1)より低いときに前記第1の接続手段(SW1)をオンにする信号を出力する第1の比較手段(211;221;231)と、

前記第1の閾値電圧(V1)よりも高い第2の閾値電圧(V2)と前記所定の信号とを比較して、前記所定の信号が前記第2の閾値電圧(V2)よりも高いときに前記第2の接続手段(SW2)をオンにする信号を出力する第2の比較手段(212;222;232)と、

前記第1の接続手段の前記他方端と一方端において接続され、前記負極と他方端において接続されるコンデンサ(213;227;237)と、

を備える、請求の範囲第2項に記載のリアクタンス調整器。

[4] 前記積分器(200)が、

前記正極と前記第1の接続手段(SW1)との間に設けられる第1の電流源(225)と、

前記所定の信号と前記第1の閾値電圧(V1)よりも低い第3の閾値電圧(V3)とを比

較して、前記所定の信号が前記第3の閾値電圧(V3)よりも低い場合には前記第1の電流源(225)から所定の電流値の第1の定電流を流し、前記所定の信号が前記第3の閾値電圧(V3)よりも高く前記第1の閾値電圧(V1)よりも低い場合には前記第1の定電流よりも小さい第2の定電流を流すように前記第1の電流源(225)に対して電流制御信号を出力する第3の比較手段(223)と、

前記負極と前記第2の接続手段との間に設けられる第2の電流源(236)と、

前記所定の信号と前記第2の閾値電圧(V1)よりも高い第4の閾値電圧(V4)とを比較して、前記所定の信号が前記第4の閾値電圧(V4)よりも高い場合には前記第2の電流源(236)から第3の定電流を流し、前記所定の信号が前記第2の閾値電圧(V2)よりも高く前記第4の閾値電圧(V4)よりも低い場合には前記第2の電流源(236)から前記第3の定電流より小さい第4の定電流を流すように前記第2の電流源(236)に対して電流制御信号を出力する第4の比較手段(224)と、

を更に備える、請求の範囲第3項に記載のリアクタンス調整器。

[5] 前記積分器(203)が、

前記正極と前記第1の接続手段(SW1)との間に設けられる第1の可変電流源(235)と、

前記所定の信号と前記第1の閾値電圧(V1)とを比較し、前記所定の信号が小さいほど、大きな電流が前記第1の可変電流源(235)から出力されるように前記第1の可変電流源(235)に対して電流制御信号を出力する第1の差動増幅手段(233)と、

前記負極と前記第2の接続手段(SW2)との間に設けられる第2の可変電流源(236)と、

前記所定の信号と前記第2の閾値電圧(V2)とを比較し、前記所定の信号が大きいほど、大きな電流が前記第2の可変電流源(236)から出力されるように前記第2の可変電流源(236)に対して電流制御信号を出力する第2の差動増幅手段(234)と、

を更に備える、請求の範囲第3項に記載のリアクタンス調整器。

[6] 前記積分器が、

前記正極と前記第1の接続手段(SW1)との間に設けられる第1の可変抵抗器と、

前記所定の信号と前記第1の閾値電圧とを比較し、前記所定の信号が低いほど、

前記第1の可変抵抗器の抵抗値が小さくなるように前記第1の可変抵抗器に対して抵抗値制御信号を出力する第1の差動増幅手段と、

前記負極と前記第2の接続手段との間に設けられる第2の可変抵抗器と、

前記所定の信号と前記第2の閾値電圧とを比較し、前記所定の信号が高いほど、前記第2の可変抵抗器の抵抗値が小さくなるように前記第2の可変抵抗器に対して抵抗値制御信号を出力する第2の差動増幅手段と、

を更に備える、請求の範囲第3項に記載のリアクタンス調整器。

[7] 前記制御部(20)が、

前記第1および前記第2の電荷蓄積手段(C1、C2)のいずれかが電荷を蓄積しているときにオフとなり、前記第1および前記第2の電荷蓄積手段(C1、C2)が電荷の蓄積を終了するとオンになる第1のpチャネルMOS-FET(pMOS1)と、

前記第1のpチャネルMOS-FET(pMOS1)に直列に接続され、前記電圧比較器(10)によって、前記第1の電荷蓄積手段(C1)の電圧が前記第2の電荷蓄積手段(C2)の電圧よりも高いと判断されたときにオンとなり、低いと判断されたときにオフとなる第2のpチャネルMOS-FET(pMOS2)と、

前記第2のpチャネルMOS-FET(pMOS2)に直列に接続され、前記電圧比較器(10)によって、前記第1の電荷蓄積手段(C1)の電圧が前記第2の電荷蓄積手段(C2)の電圧よりも低いと判断されたときにオンとなり、高いと判断されたときにオフとなる第1のnチャネルMOS-FET(nMOS1)と、

前記第1のnチャネルMOS-FET(nMOS1)に直列に接続され、前記第1および前記第2の電荷蓄積手段(C1、C2)のいずれかが電荷を蓄積しているときにオフとなり、前記第1および前記第2の電荷蓄積手段(C1、C2)が電荷の蓄積を終了するとオンになる第2のnチャネルMOS-FET(nMOS2)と、

一方端が前記第2のpチャネルMOS-FET(pMOS2)および前記第1のnチャネルMOS-FET(nMOS1)の間の節点に接続され、他方端がグラウンドに接続されるコンデンサ(Cp)と、

を備える、請求の範囲第1項に記載のリアクタンス調整器。

[8] 前記制御部(21)が、

所定の第1の基準電圧を出力する第1の基準電圧源(SX)と、  
前記所定の信号および前記第1の基準電圧を比較し、この比較の結果に応じた電  
圧を前記第2のpチャネルMOS-FET(pMOS2)に対して出力する第1の電圧比較  
器(X)と、

所定の第2の基準電圧を出力する第2の基準電圧源(SY)と、  
前記所定の信号および前記第2の基準電圧を比較し、この比較の結果に応じた電  
圧を前記第1のnチャネルMOS-FET(nMOS1)に対して出力する第2の電圧比較  
器(Y)と、

を更に備える、請求の範囲第7項に記載のリアクタンス調整器。

[9] 前記制御部(23)が、

前記第1のpチャネルMOS-FET(pMOS1)および前記第2のpチャネルMOS-F  
ET(pMOS2)の間に接続される第1の可変抵抗器(RX)と、

前記第1の基準電圧と前記所定の信号とを比較し、この比較の結果に基づく信号  
を出力して前記第1の可変抵抗器(RX)の抵抗値を制御する第3の比較器(AX)と、

前記第1のnチャネルMOS-FET(nMOS1)および前記第2のnチャネルMOS-  
FET(nMOS2)の間に接続される第2の可変抵抗器(RY)と、

前記第2の基準電圧と前記所定の信号とを比較し、この比較の結果に基づく信号  
を出力して前記第2の可変抵抗器(RY)の抵抗値を制御する第4の比較器(AY)と、

を更に備える、請求の範囲第8項に記載のリアクタンス調整器。

[10] 前記制御部(230)が、

前記第1のpチャネルMOS-FET(pMOS1)および前記第2のpチャネルMOS-F  
ET(pMOS2)の間に接続される第1の電流源(250)と、

前記所定の信号と前記第1の基準電圧よりも低い第3の基準電圧とを比較して、前  
記所定の信号が前記第3の基準電圧よりも低い場合には前記第1の電流源(250)か  
ら第1の定電流を流し、前記所定の信号が前記第3の基準電圧よりも高く前記第1の  
基準電圧よりも低い場合には前記第1の電流源(250)から前記第1の定電流よりも小  
さい第2の定電流を流すように前記第1の電流源(250)に対して電流制御信号を出  
力する第3の信号比較手段(223)と、

前記第1のnチャネルMOS-FET(nMOS1)および前記第2のnチャネルMOS-FET(nMOS2)の間に接続される第2の電流源(226)と、

前記所定の信号と前記第2の基準電圧よりも高い第4の基準電圧とを比較して、前記所定の信号が前記第4の基準電圧よりも高い場合には前記第2の電流源(226)から第3の定電流を流し、前記所定の信号が前記第2の基準電圧よりも高く前記第4の基準電圧よりも低い場合には前記第2の電流源(226)から前記第3の定電流よりも小さい第4の定電流を流すように前記第2の電流源(226)に対して電流制御信号を出力する第4の信号比較手段(224)と、

を更に備える、請求の範囲第8項に記載のリアクタンス調整器。

- [11] 前記第1の定電流および前記第3の定電流は等しい電流値を有し、前記第2の定電流および前記第4の定電流は等しい電流値を有する、請求の範囲第4又は10項に記載のリアクタンス調整器。

- [12] 前記制御部(21)が、

前記第1のpチャネルMOS-FET(pMOS1)および前記第2のpチャネルMOS-FET(pMOS2)の間に接続される第1の可変電流源と、

前記所定の信号と前記第1の基準電圧とを比較し、前記所定の信号が小さいほど、大きな電流が前記第1の可変電流源から出力されるように前記第1の可変電流源に対して電流制御信号を出力する第1の差動増幅手段と、

前記第1のnチャネルMOS-FET(nMOS1)および前記第2のnチャネルMOS-FET(nMOS2)の間に接続される第2の可変電流源と、

前記所定の信号と前記第2の基準電圧とを比較し、前記所定の信号が大きいほど、大きい電流が前記第2の可変電流源から出力されるように前記第2の可変電流源に対して電流制御信号を出力する第2の差動増幅手段と、

を更に備える、請求の範囲第8項に記載のリアクタンス調整器。

- [13] 前記信号出力部が、

前記電気信号の振幅を検出し、該振幅に応じた検出電圧を出力する検出手段(8)と、

前記検出電圧から高周波成分を除去するフィルタ(9)と、

を更に備える、請求の範囲第1項に記載のリアクタンス調整器。

- [14] 前記信号出力部が、前記電気信号をサンプリングして前記電気信号に応じた電圧を出力するサンプリング手段(25)を更に備える、請求の範囲第1項に記載のリアクタンス調整器。
- [15] 前記信号出力部が、前記電気信号の振幅のピーク値をホールドし、ピーク値に応じた電圧を出力するピークホールド手段(25)を備える、請求の範囲第1項に記載のリアクタンス調整器。
- [16] 前記ピークホールド手段(26)が、前記ピーク値を所定の回数検出して加算する加算手段(26)を備える、請求の範囲第15記載のリアクタンス調整器。
- [17] 前記制御部(19;20;21;23;230)が、  
前記制御部(19;20;21;23;230)から前記共振部(7)に対して出力される前記一定電圧値の電圧又は前記所定の信号に基づく電圧と、前記調整信号発生部(13)から前記共振部(7)に対して交番的に出力される高レベル信号又は低レベル信号と、を加算する加算器(14)を更に有する、請求の範囲第1から16のいずれか一項に記載のリアクタンス調整器。
- [18] 所定の電圧(Vdd)を出力する電圧源の正極に一方端が接続される第1の接続手段(SW1)と、  
一方端が前記第1の接続手段(SW1)の他方端と接続され、他方端が前記電圧源の負極に接続される第2の接続手段(SW2)と、  
所定の第1の閾値電圧(V1)と入力電圧とを比較して、前記入力電圧が前記第1の閾値電圧(V1)がより低いときに前記第1の接続手段(SW1)をオンにする信号を出力する第1の比較手段(211)と、  
前記第1の閾値電圧(V1)よりも高い第2の閾値電圧(V2)と入力電圧とを比較して、前記入力電圧が前記第2の閾値電圧(V2)より高いときに前記第2の接続手段(SW1)をオンにする信号を出力する第2の比較手段(212)と、  
一方端が前記第1の接続手段(SW1)の前記他方端と接続され、他方端が前記負極に接続されるコンデンサ(213)と、  
を備える信号処理回路。

- [19] 前記正極と前記第1の接続手段(SW1)との間に設けられる第1の電流源(225)と、  
入力電圧と前記第1の閾値電圧(V1)よりも低い第3の閾値電圧(V3)とを比較して  
、前記入力電圧が前記第3の閾値電圧(V3)よりも低い場合には前記第1の電流源(225)から第1の定電流を流し、前記入力電圧が前記第3の閾値電圧(V3)よりも高く  
前記第1の閾値電圧(V1)よりも低い場合には前記第1の電流源(225)から前記第1の定電流よりも小さい第2の定電流を流すように前記第1の電流源(225)に対して電流制御信号を出力する第3の比較手段(223)と、  
前記負極に前記第2の接続手段(SW2)との間に設けられる第2の電流源(226)と  
、  
入力電圧と前記第2の閾値電圧(V2)よりも高い第4の閾値電圧(V4)とを比較して  
、前記入力電圧が前記第4の閾値電圧(V4)よりも高い場合には前記第2の電流源(226)から第3の定電流を流し、前記入力電圧が前記第2の閾値電圧(V2)よりも高く  
前記第4の閾値電圧(V4)よりも低い場合には前記第2の電流源(226)から第3の定電流よりも小さい第4の定電流を流すように前記第2の電流源(226)に対して電流制御信号を出力する第4の比較手段(224)と、  
を更に備える、請求の範囲第18項に記載の信号処理回路。
- [20] 前記正極と前記第1の接続手段(SW1)との間に設けられる第1の可変電流源(235)と、  
入力電圧と前記第1の閾値電圧(V1)とを比較し、前記入力電圧が低いほど、大きな電流を前記第1の可変電流源から流すように前記第1の可変電流源(235)に対して電流制御信号を出力する第1の差動増幅手段(233)と、  
前記負極に前記第2の接続手段(SW2)との間に設けられる第2の可変電流源(236)と、  
入力電圧と前記第2の閾値電圧(V2)とを比較し、前記入力電圧が高いほど、大きな電流を前記第2の可変電流源(236)から流すように前記第2の可変電流源(236)に対して電流制御信号を出力する第2の差動増幅手段(234)と、  
を更に備える、請求の範囲第18項に記載の信号処理回路。
- [21] 前記正極と前記第1の接続手段(SW1)との間に設けられる第1の可変抵抗器と、

前記入力電圧と前記第1の閾値電圧とを比較し、前記入力電圧が低いほど、前記第1の可変抵抗器の抵抗値が小さくなるように前記第1の可変抵抗器に対して抵抗値制御信号を出力する第1の差動増幅手段と、

前記負極に前記第2の接続手段との間に設けられる第2の可変抵抗器と、

前記入力電圧と前記第2の閾値電圧とを比較し、前記入力電圧が高いほど、前記第2の可変抵抗器の抵抗値が小さくなるように前記第2の可変抵抗器に対して抵抗値制御信号を出力する第2の差動増幅手段と、

を更に備える、請求の範囲第18項に記載の信号処理回路。

- [22] 電界伝達媒体(121)を介して情報を送受信するトランシーバであって、  
請求の範囲第1から17項のいずれか一項に記載のリアクタンス調整器と、  
送信すべき情報を管理するコンピュータとの接続に用いられるインターフェイス部(12  
2)と、  
前記インターフェイス部(122)と前記共振部との間に設けられ、前記インターフェイス部  
(122)を介して得た送信すべき情報を含む信号波を発生して前記共振部(7)へ提  
供する情報信号発生部と、  
前記インターフェイス部(122)および前記電極(123)の間に設けられ、前記電界伝  
達媒体(121)内の電界を前記電極(123)を介して検知し、検知した電界から受信す  
べき情報を取得して前記インターフェイス部(122)に提供する受信部(32)と、  
を備えて構成されるトランシーバ。
- [23] 前記受信部(32)が、前記電界検出部(15)より変換された電気信号を入力し、この  
電気信号から情報すべき情報を取得して前記インターフェイス部(122)に提供する、  
請求の範囲第22項に記載のトランシーバ。
- [24] 前記情報信号発生部が前記探測用信号を発生する、請求の範囲第22項または23  
項に記載のトランシーバ。
- [25] 電界伝達媒体(121)を介して情報を送信する送信装置であって、  
請求の範囲第1から17項のいずれか一項に記載のリアクタンス調整器と、  
送信すべき情報を管理するコンピュータとの接続に用いられるインターフェイス部(12  
2)と、

前記インターフェイス部(122)と前記共振部との間に設けられ、前記インターフェイス部(122)を介して得た送信すべき情報を含む信号波を発生して前記共振部(7)へ提供する情報信号発生部と、  
を備える送信装置。

- [26] 前記情報信号発生部が前記探測用信号を発生する、請求の範囲第25項に記載の送信装置。
- [27] 電界伝達媒体(121)を介して信号の送信若しくは受信又は双方を行う通信装置と前記電界伝達媒体とにより生じるリアクタンスを調整する方法であって、  
信号発生部(5、6)から発生する探測用信号に基づく電界を電極(123)を通して電界伝達媒体(121)に誘起し、  
前記信号発生部(5、6)と前記電極(123)との間に直列に接続され、前記電界伝達媒体(121)、前記通信装置、および大地グラウンドの間に生じる浮遊容量に対してリアクタンス値を調整して直列共振を誘起する共振部(7)に対して高レベル信号および低レベル信号を交番的に出力し、  
前記電界伝達媒体(121)内の電界を前記電極(123)を介して受信し、  
受信した電界に基づく電気信号を生成し、  
前記共振部(7)に対して高レベル信号を出力しているときに前記電気信号に応じた電荷を第1の蓄積手段(C1)に蓄積し、前記共振部(7)に対して低レベル信号を出力しているときに前記電気信号に応じた電荷を第2の蓄積手段(C2)に蓄積し、前記第1の電荷蓄積手段(C1)の電圧と前記第2の電荷蓄積手段(C2)の電圧との電圧差に応じた所定の信号を出力し、  
前記第1又は前記第2の電荷蓄積手段(C1、C2)のいずれかが電荷を蓄積しているときに前記共振部(7)に対して一定電圧値の電圧を出力し、前記第1および前記第2の電荷蓄積手段(C1、C2)が電荷の蓄積を終了すると前記所定の信号に基づく電圧を前記共振部(7)に対して出力する方法。
- [28] 電界伝達媒体(121)を介して信号の送信を行う送信方法であって、  
信号発生部(5、6)から発生する探測用信号に基づく電界を電極(123)を通して電界伝達媒体(121)に誘起し、

前記信号発生部(5、6)と前記電極(123)との間に直列に接続され、前記電界伝達媒体(121)、前記通信装置、および大地グラウンドの間に生じる浮遊容量に対してリアクタンス値を調整して直列共振を誘起する共振部(7)に対して高レベル信号および低レベル信号を交番的に出力し、

前記電界伝達媒体(121)内の電界を前記電極(123)を介して受信し、

受信した電界に基づく電気信号を生成し、

前記共振部(7)に対して高レベル信号を出力しているときに前記電気信号に応じた電荷を第1の蓄積手段(C1)に蓄積し、前記共振部(7)に対して低レベル信号を出力しているときに前記電気信号に応じた電荷を第2の蓄積手段(C2)に蓄積し、前記第1の電荷蓄積手段(C1)の電圧と前記第2の電荷蓄積手段(C2)の電圧との電圧差に応じた所定の信号を出力し、

前記第1又は前記第2の電荷蓄積手段(C1、C2)のいずれかが電荷を蓄積しているときに前記共振部(7)に対して一定電圧値の電圧を出力し、前記第1および前記第2の電荷蓄積手段(C1、C2)が電荷の蓄積を終了すると前記所定の信号に基づく電圧を前記共振部(7)に対して出力し、

前記電極に対して送信すべき情報を含む信号波を提供する送信方法。

[29]

電界伝達媒体(121)を介して信号の受信を行う受信方法であって、

信号発生部(5、6)から発生する探測用信号に基づく電界を電極(123)を通して電界伝達媒体(121)に誘起し、

前記信号発生部(5、6)と前記電極(123)との間に直列に接続され、前記電界伝達媒体(121)、前記通信装置、および大地グラウンドの間に生じる浮遊容量に対してリアクタンス値を調整して直列共振を誘起する共振部(7)に対して高レベル信号および低レベル信号を交番的に出力し、

前記電界伝達媒体(121)内の電界を前記電極(123)を介して受信し、

受信した電界に基づく電気信号を生成し、

前記共振部(7)に対して高レベル信号を出力しているときに前記電気信号に応じた電荷を第1の蓄積手段(C1)に蓄積し、前記共振部(7)に対して低レベル信号を出力しているときに前記電気信号に応じた電荷を第2の蓄積手段(C2)に蓄積し、前

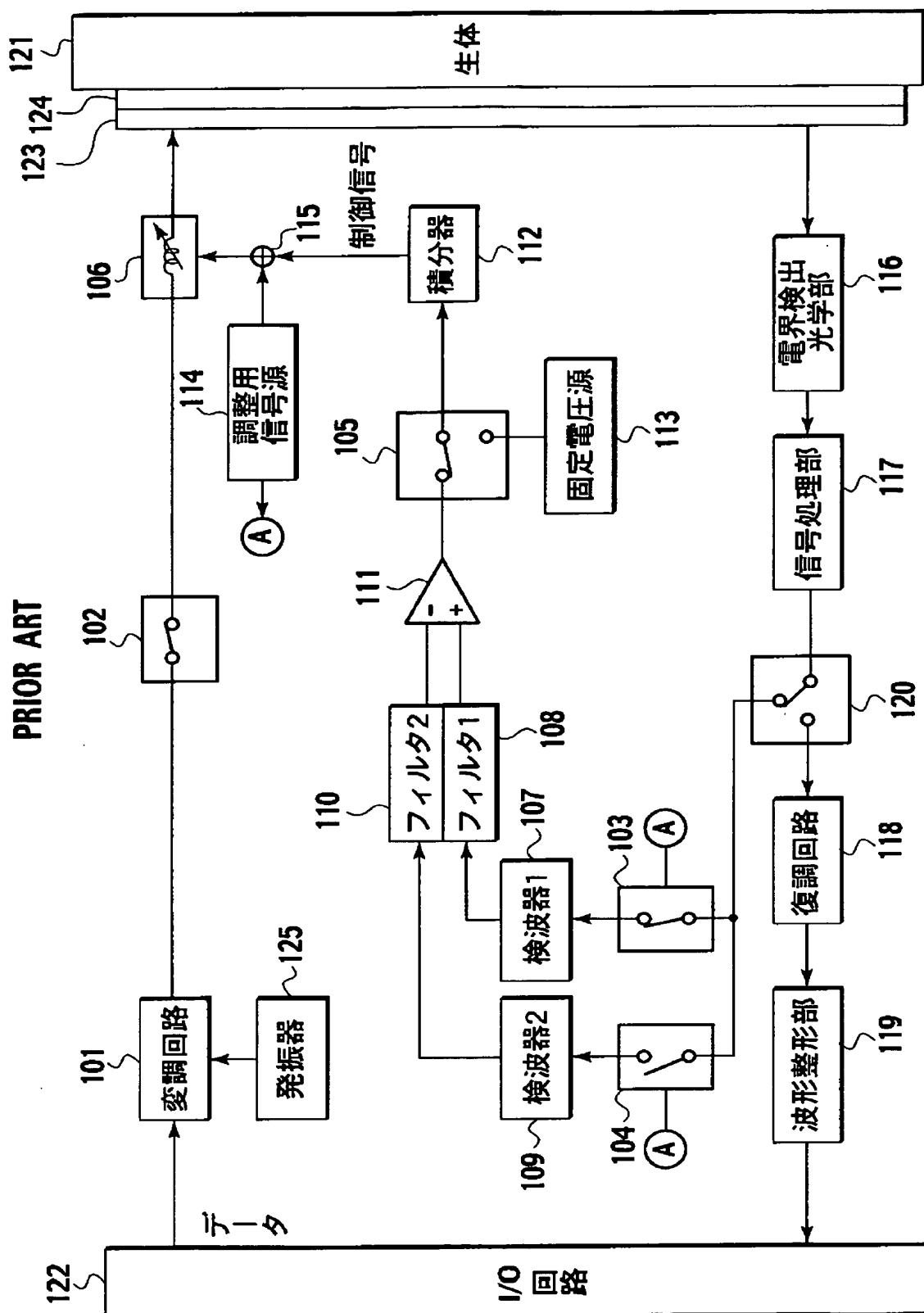
記第1の電荷蓄積手段(C1)の電圧と前記第2の電荷蓄積手段(C2)の電圧との電圧差に応じた所定の信号を出力し、

前記第1又は前記第2の電荷蓄積手段(C1、C2)のいずれかが電荷を蓄積しているときに前記共振部(7)に対して一定電圧値の電圧を出力し、前記第1および前記第2の電荷蓄積手段(C1、C2)が電荷の蓄積を終了すると前記所定の信号に基づく電圧を前記共振部(7)に対して出力し、

前記電界伝達媒体内の電界を前記電極を介して受けて、受信すべき情報を含む受信情報電気信号を生成し、

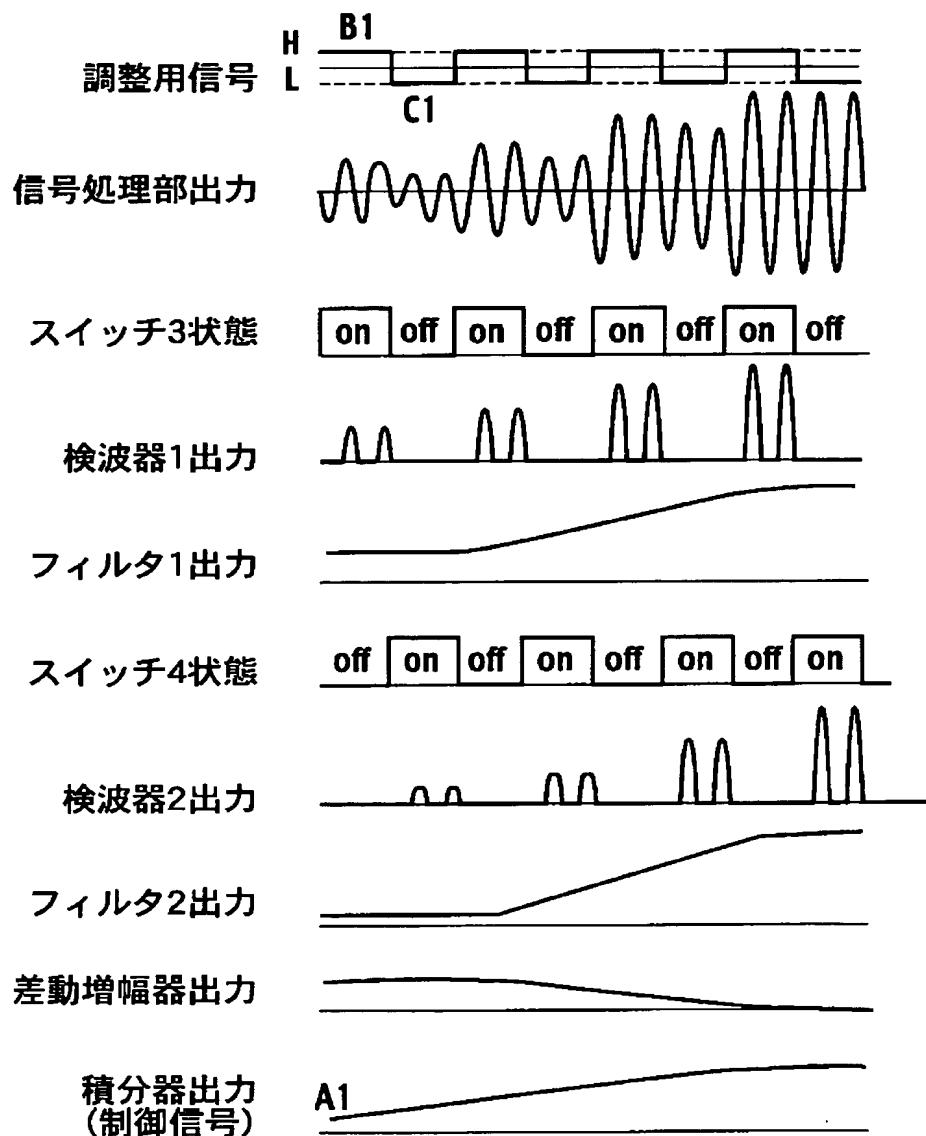
受信情報電気信号を復調して前記情報を取得する受信方法。

[図1]

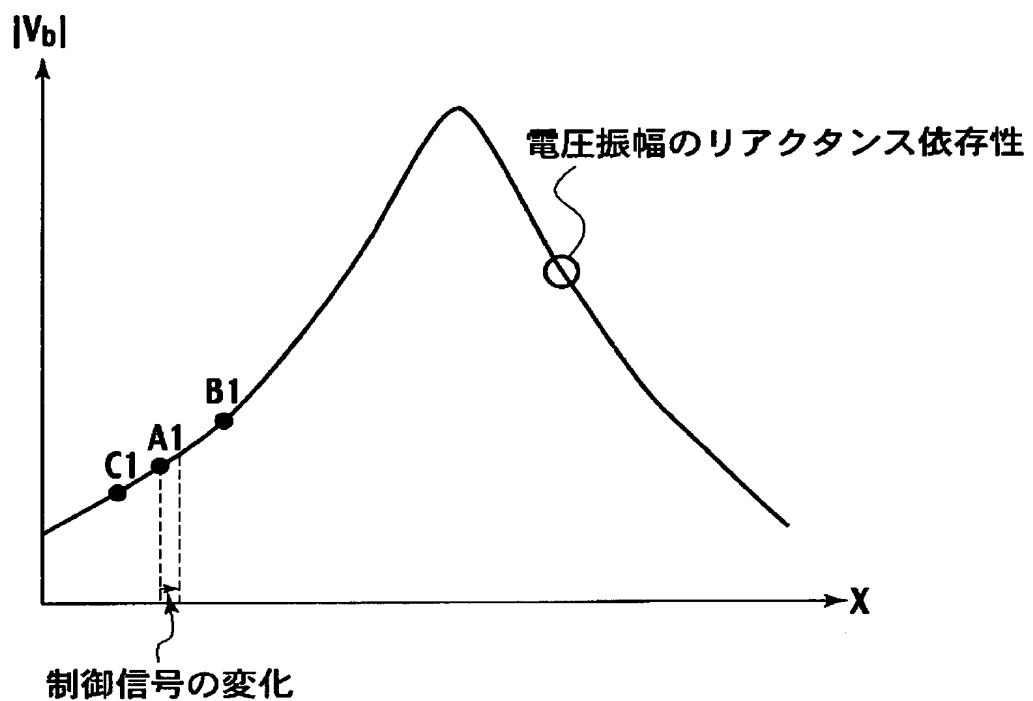


[図2A]

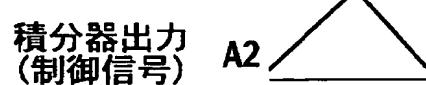
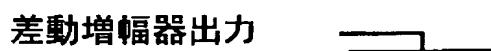
## PRIOR ART



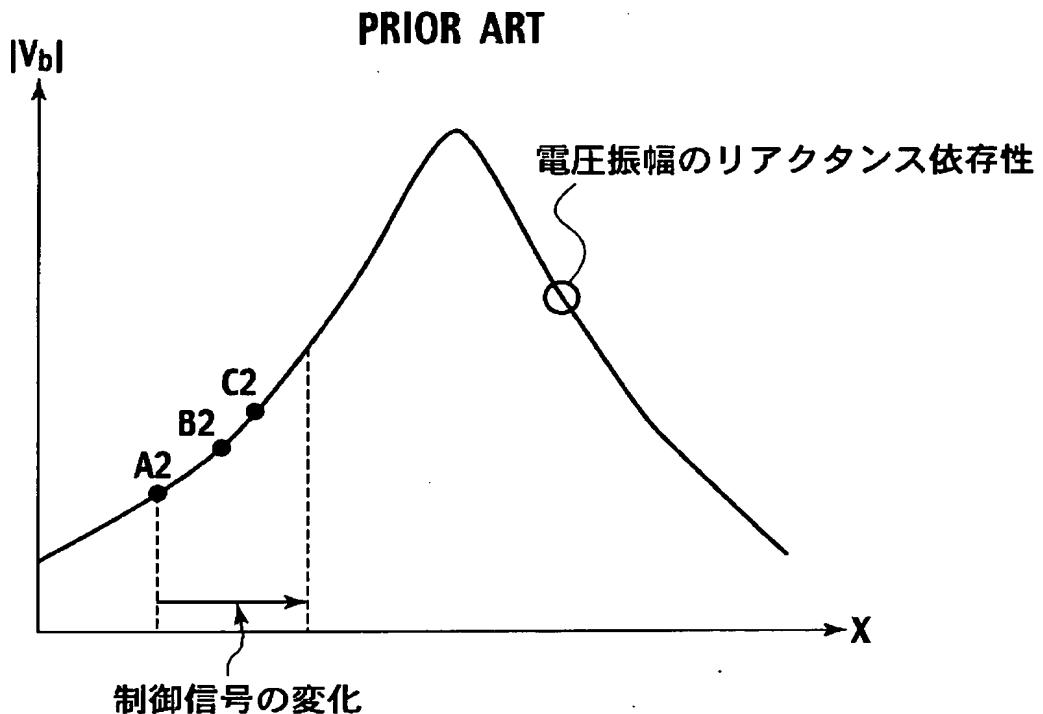
[図2B]

**PRIOR ART**

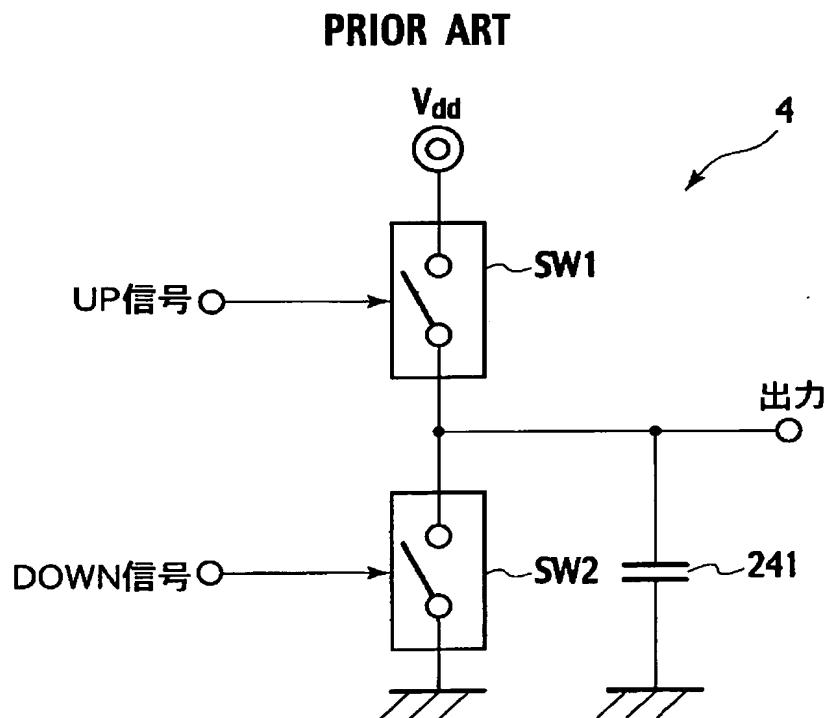
[図3A]

**PRIOR ART**

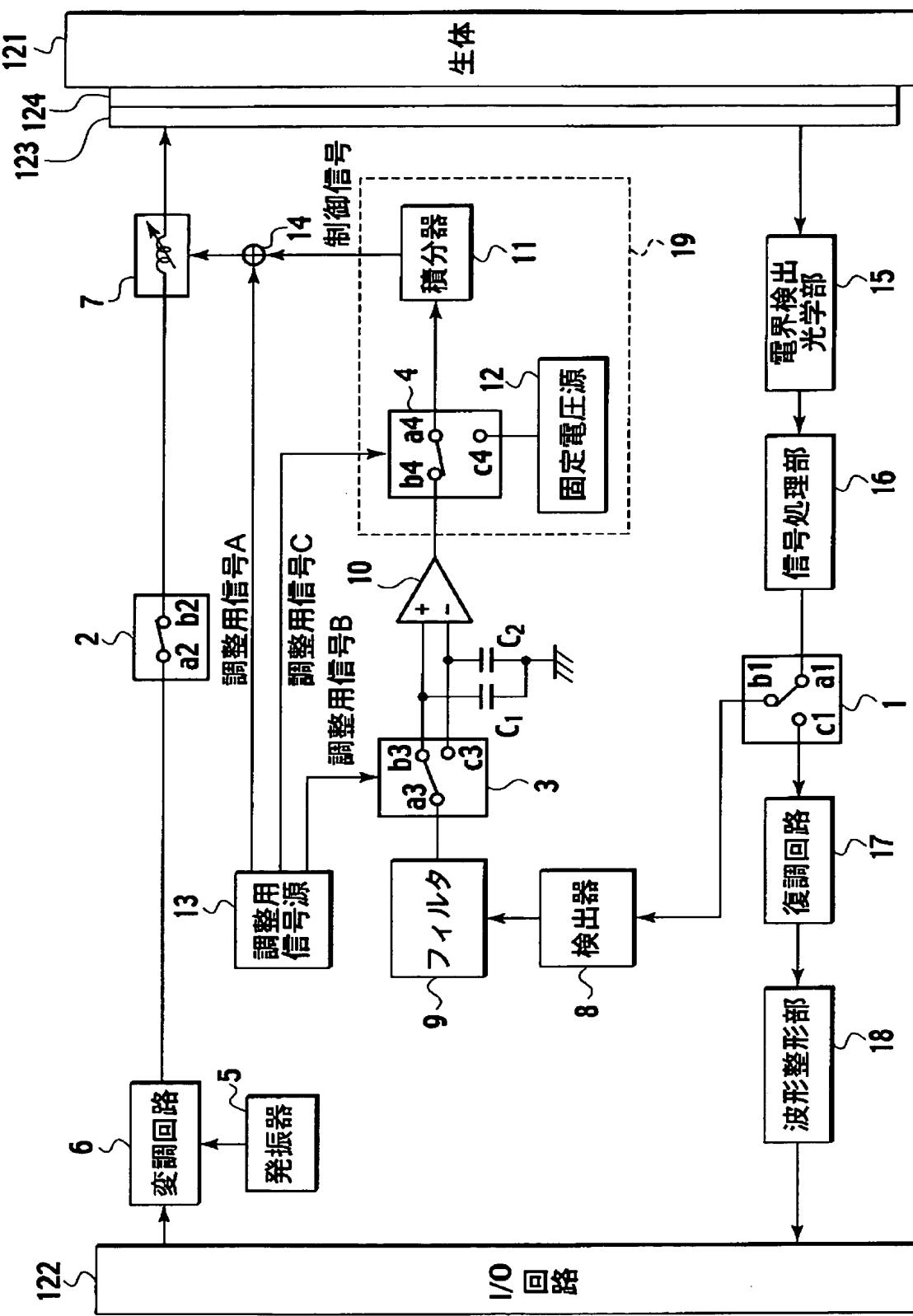
[図3B]



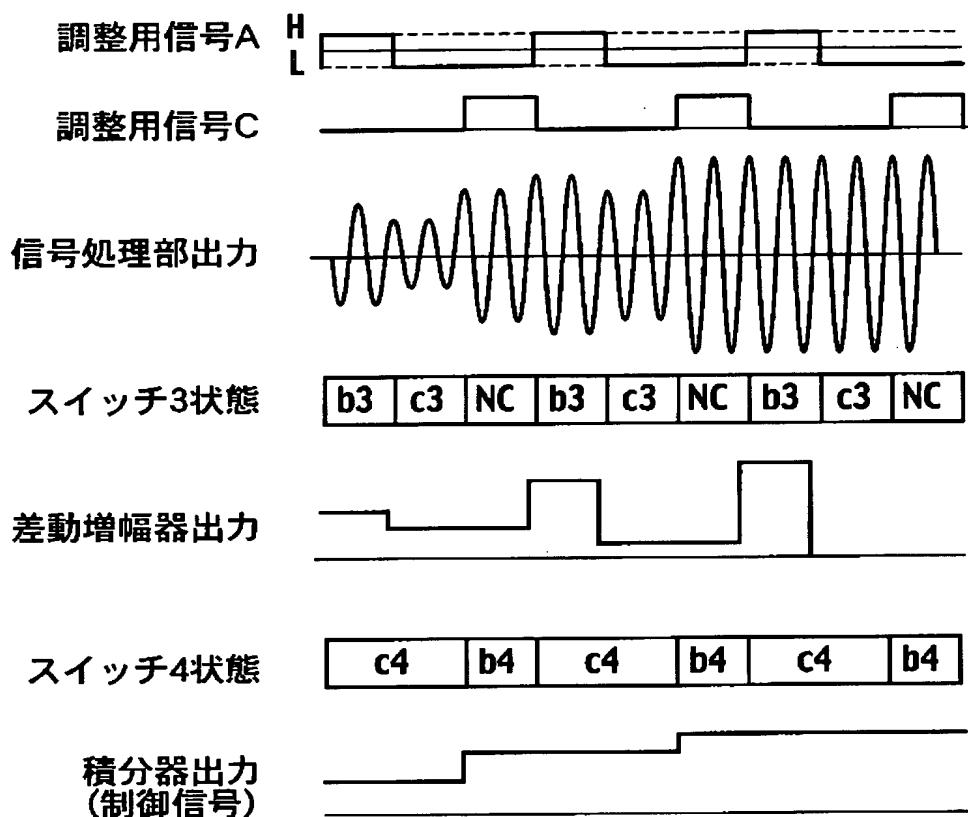
[図4]



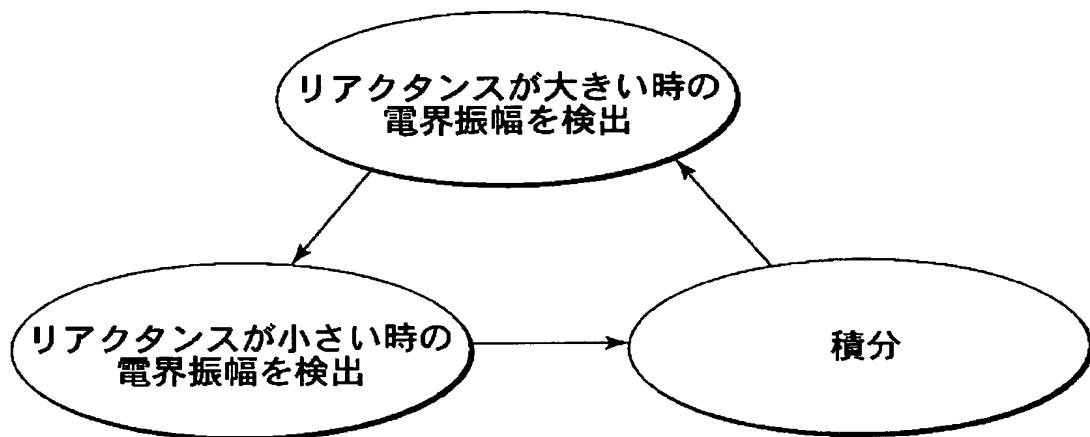
[図5]



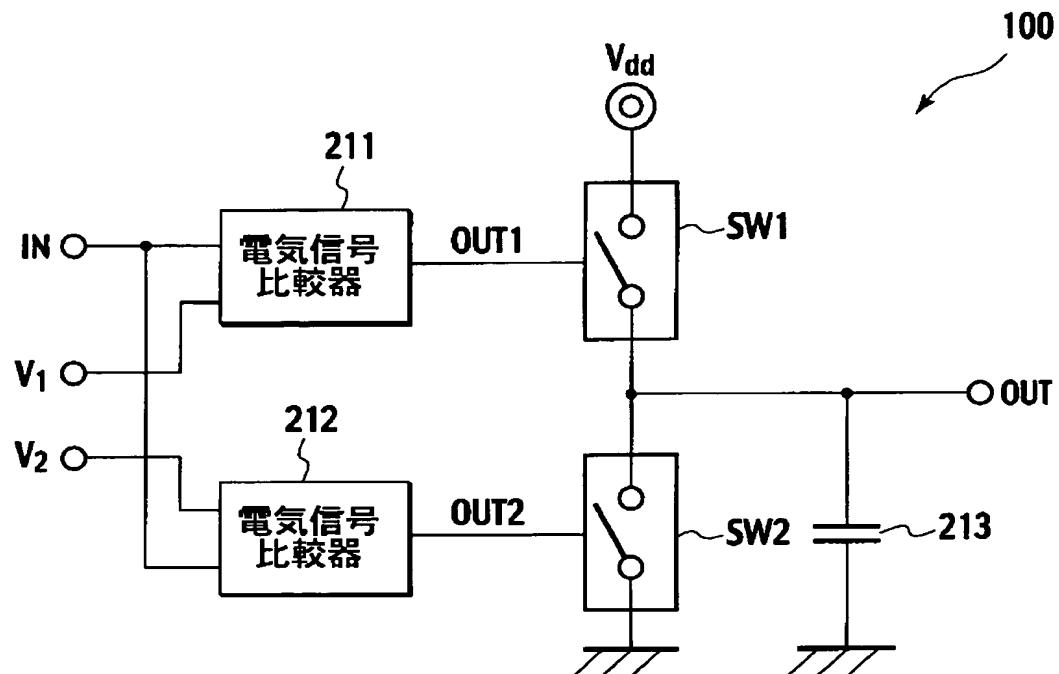
[図6A]



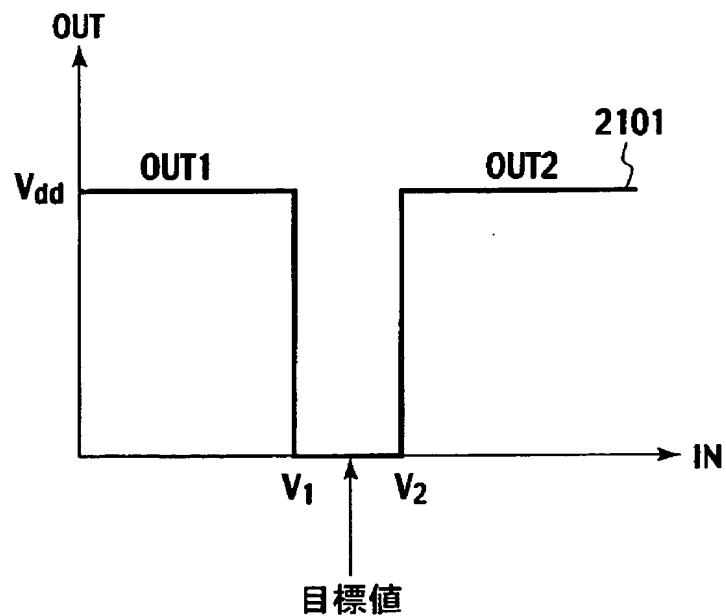
[図6B]



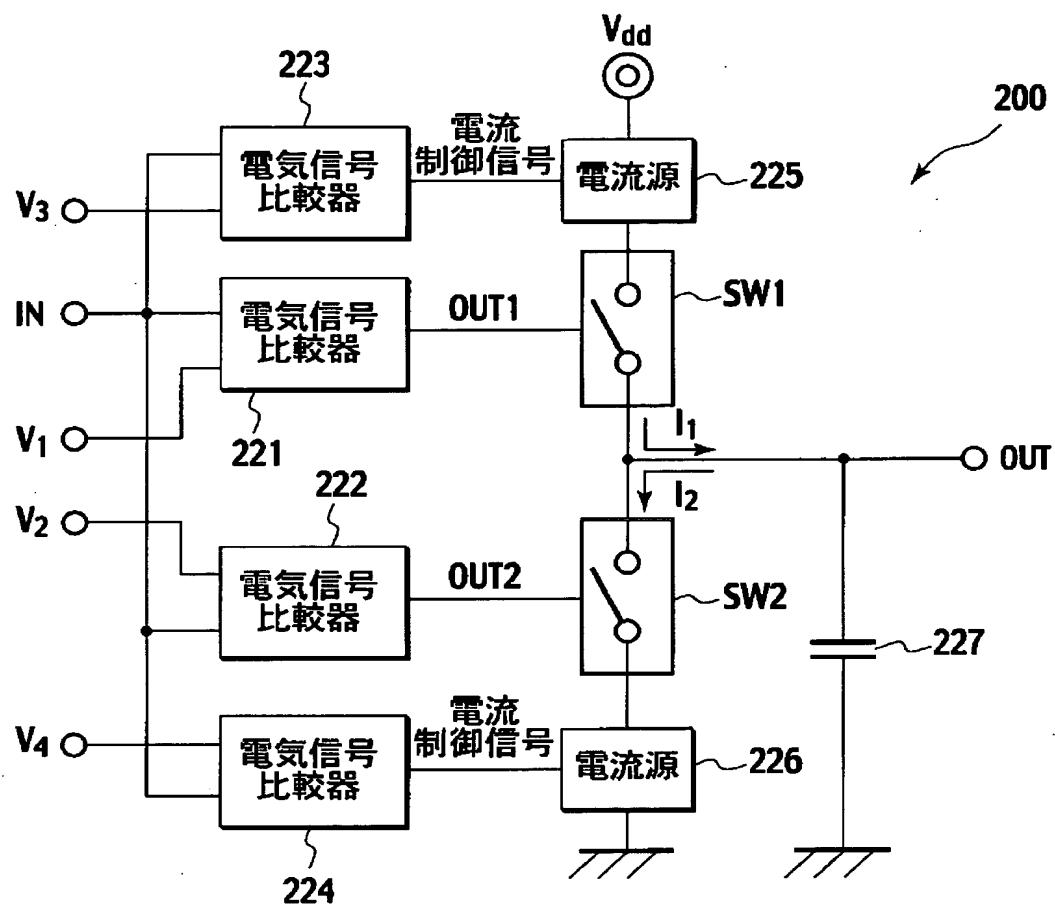
[図7]



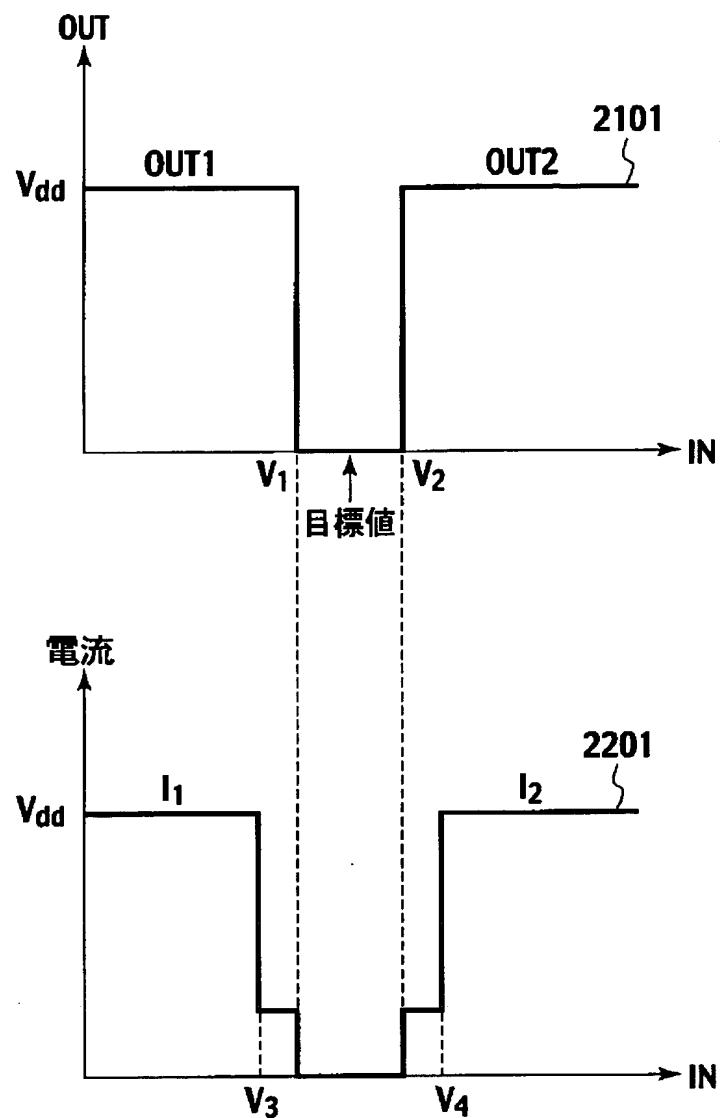
[図8]



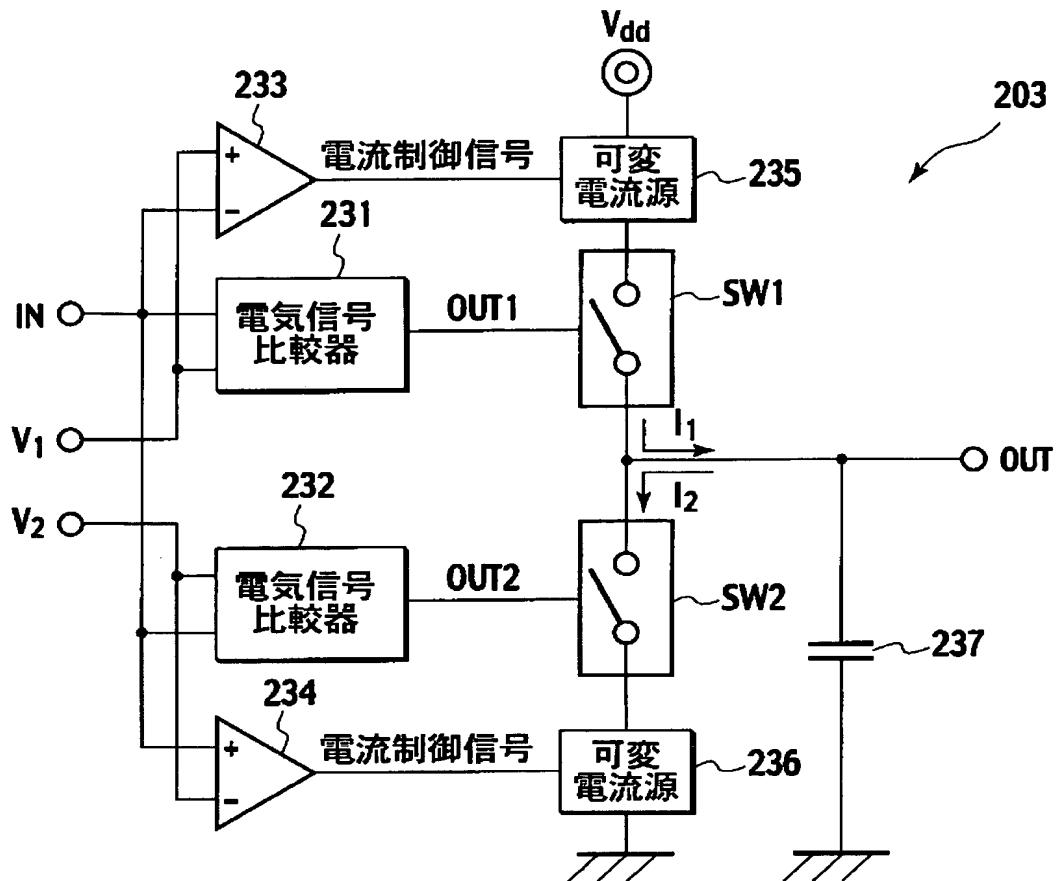
[図9]



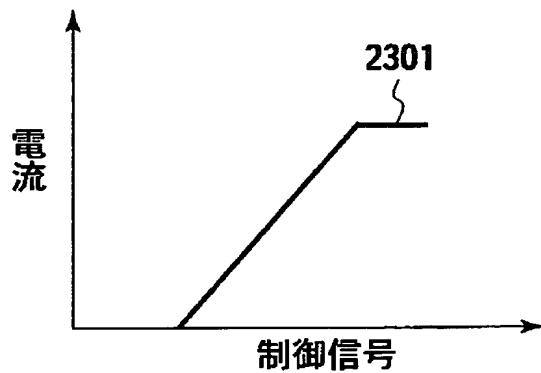
[図10]



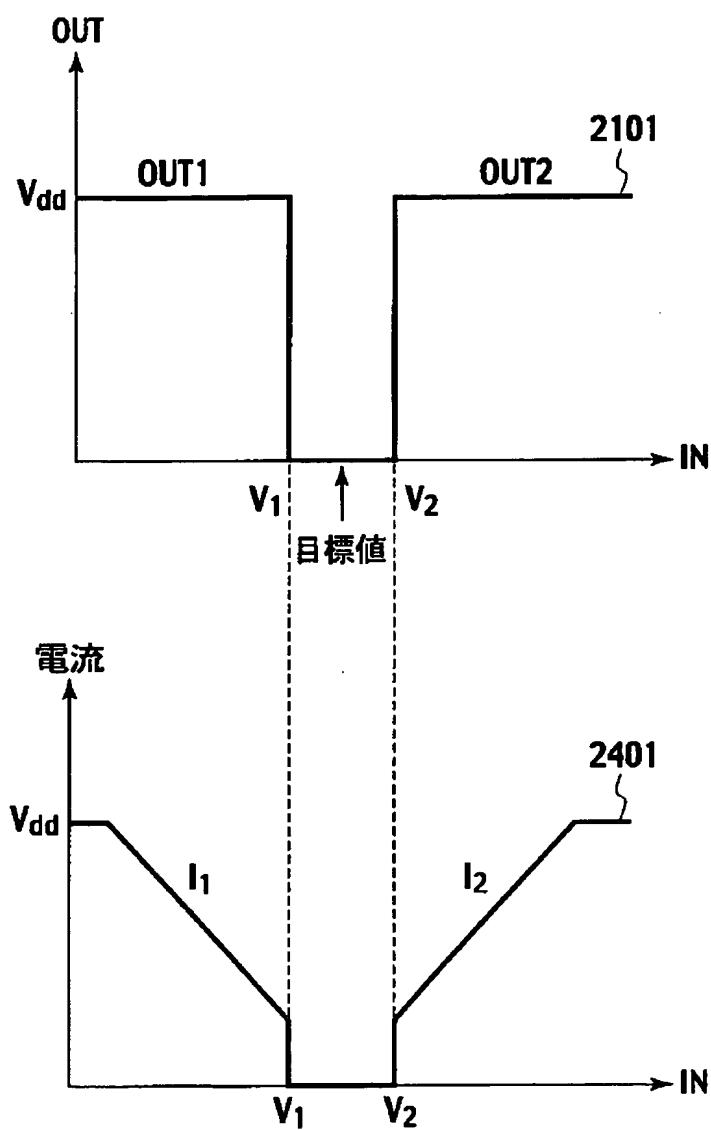
[図11]



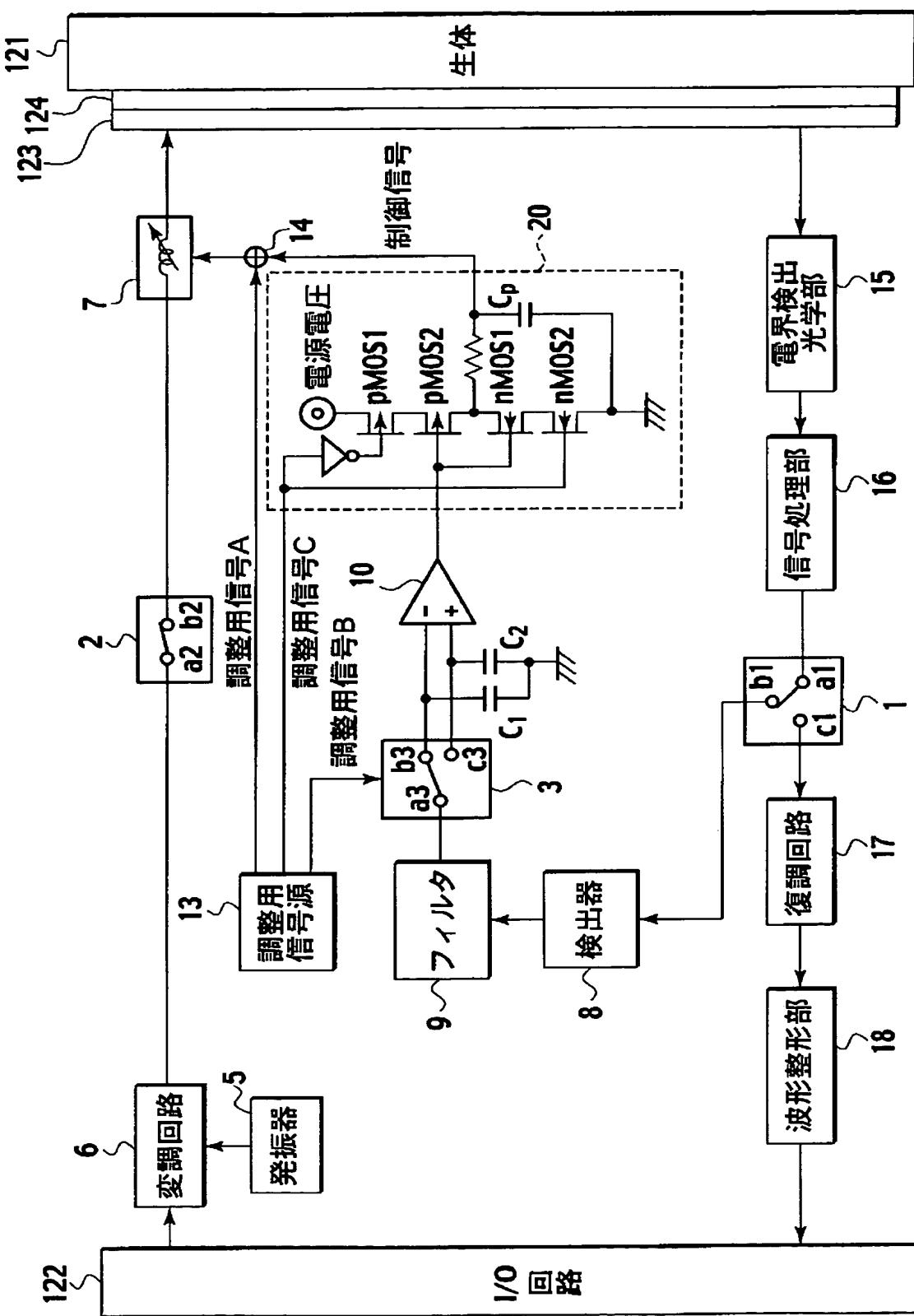
[図12]



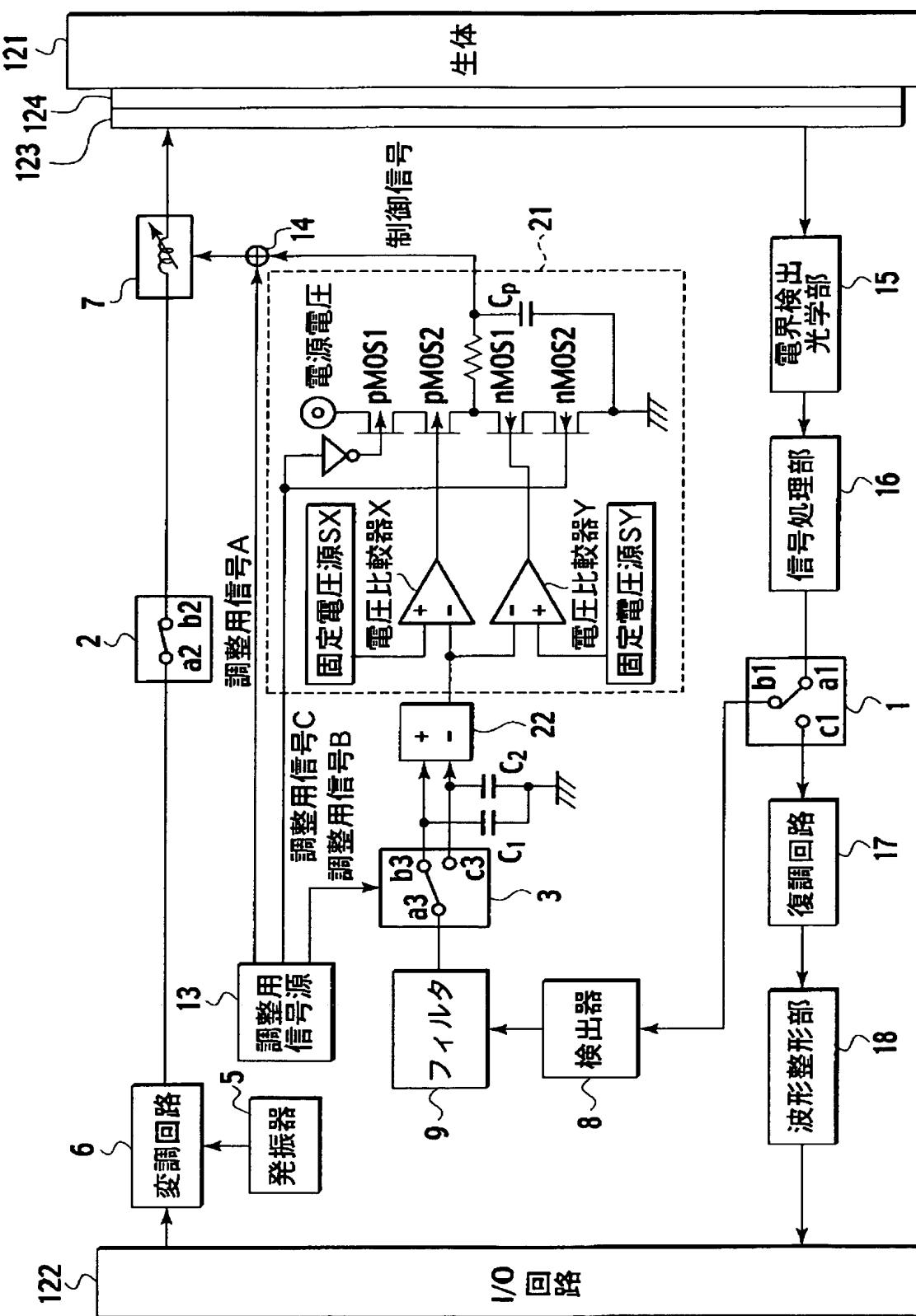
[図13]



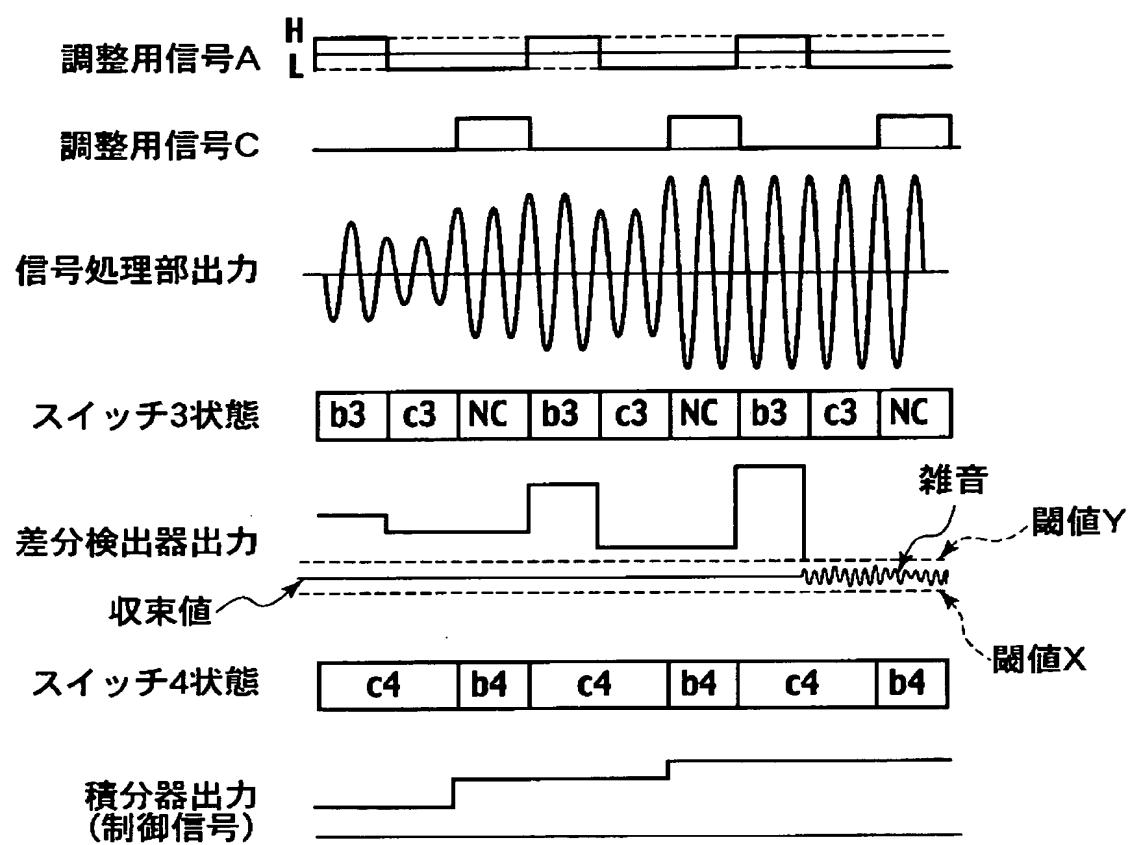
[図14]



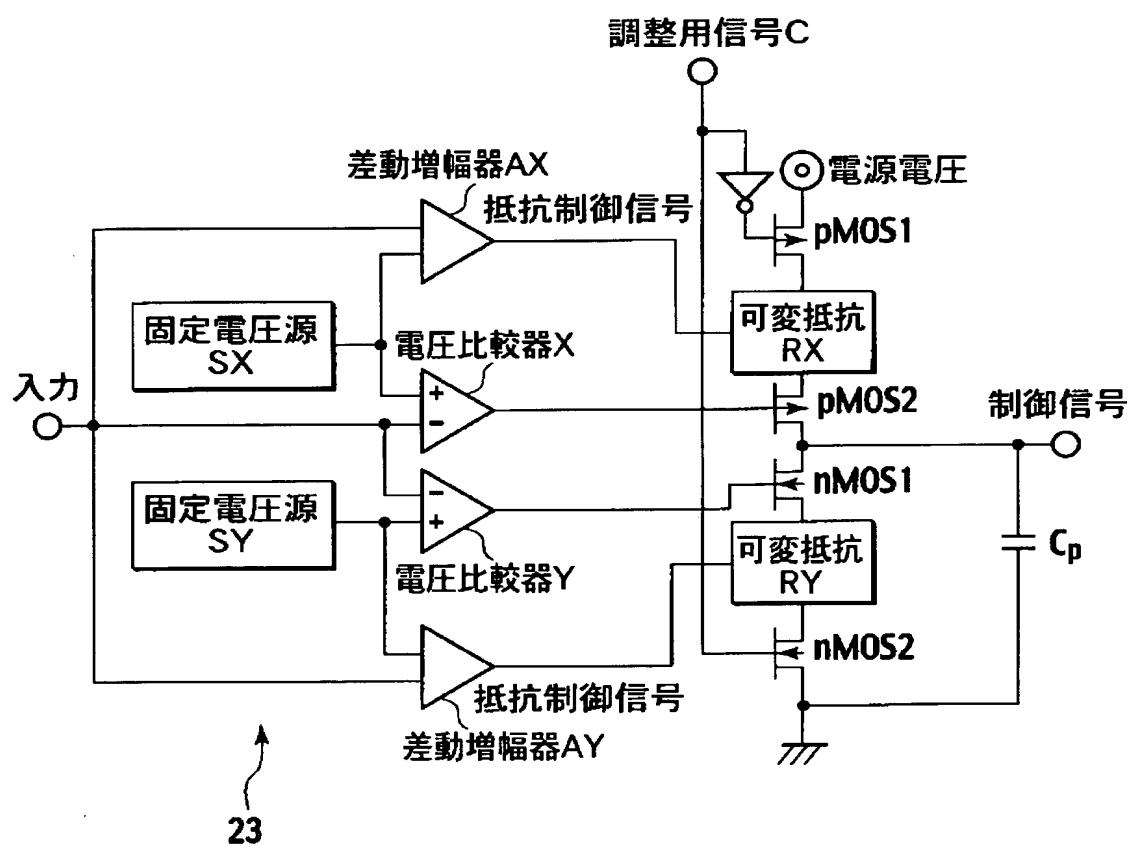
[図15]



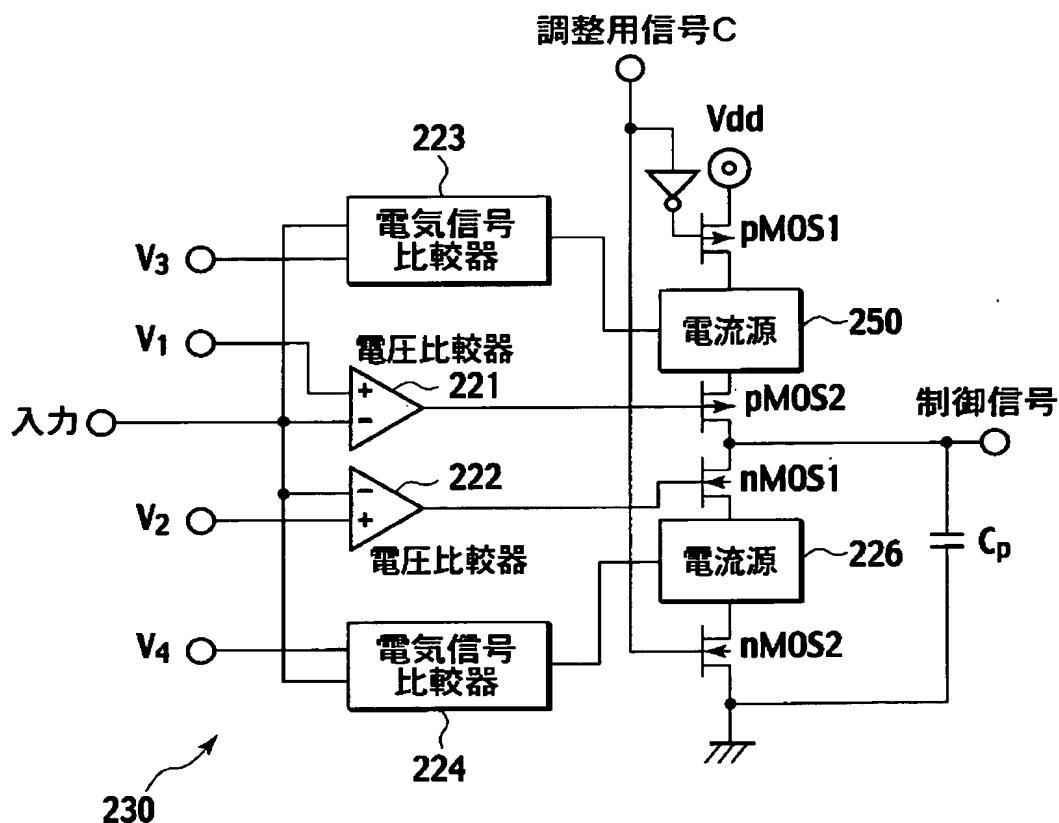
[図16]



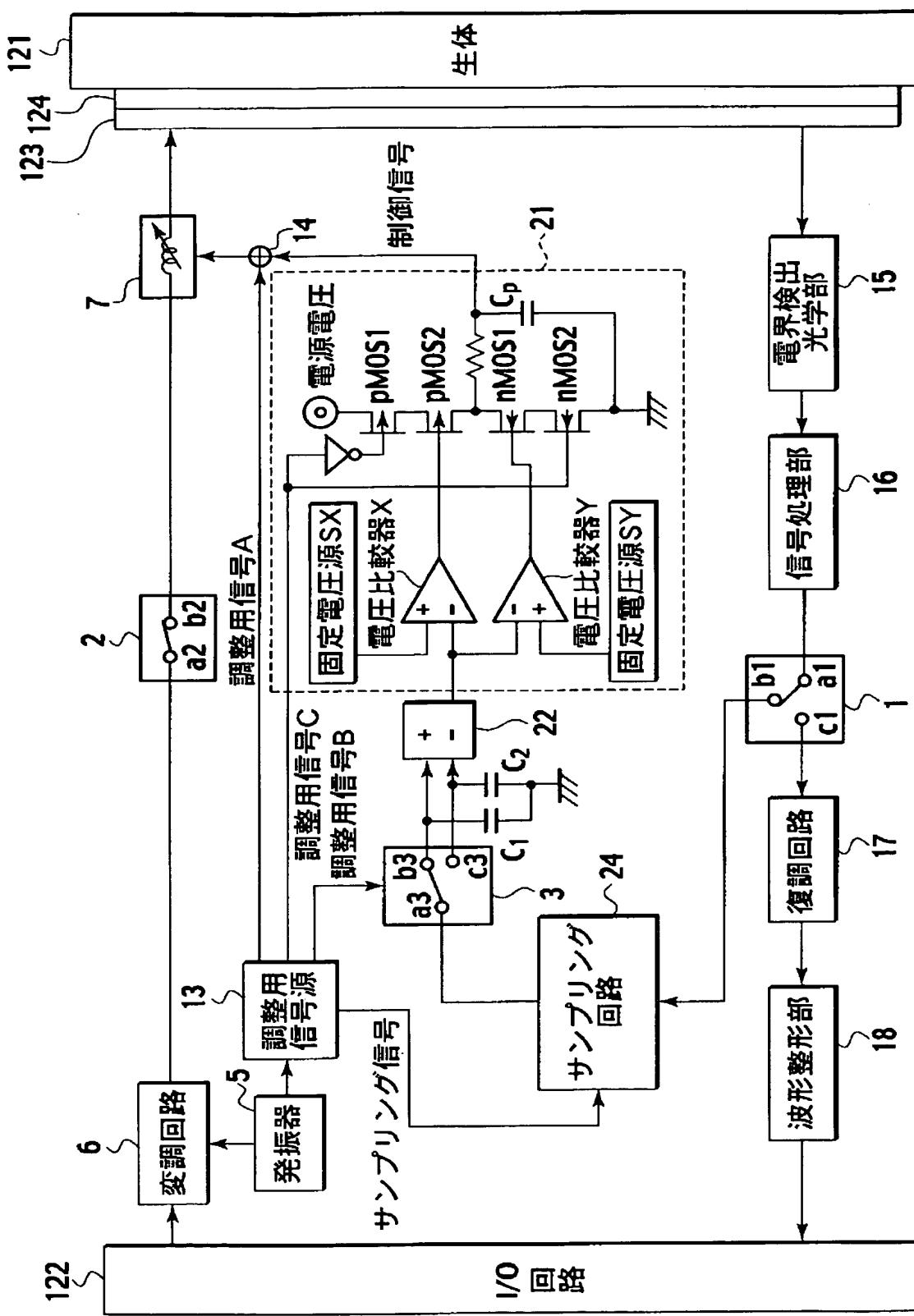
[図17]



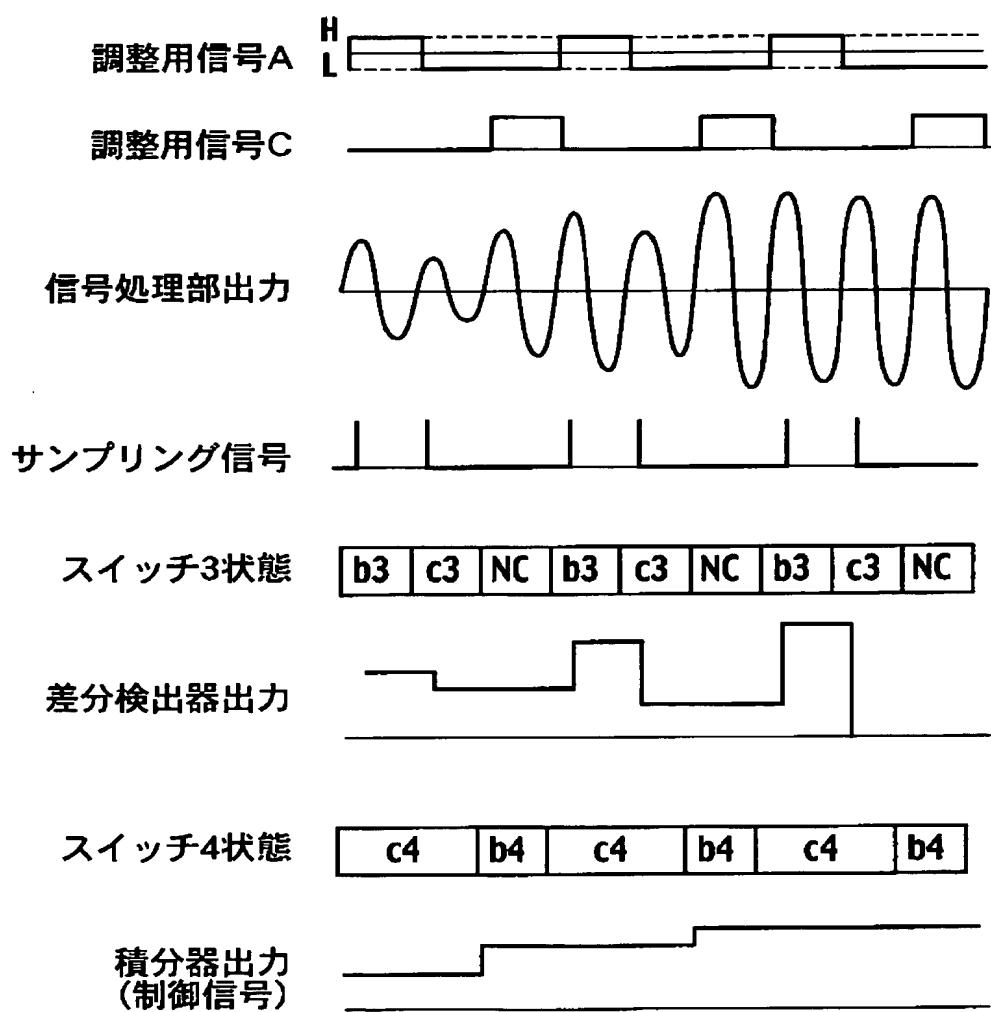
[図18]



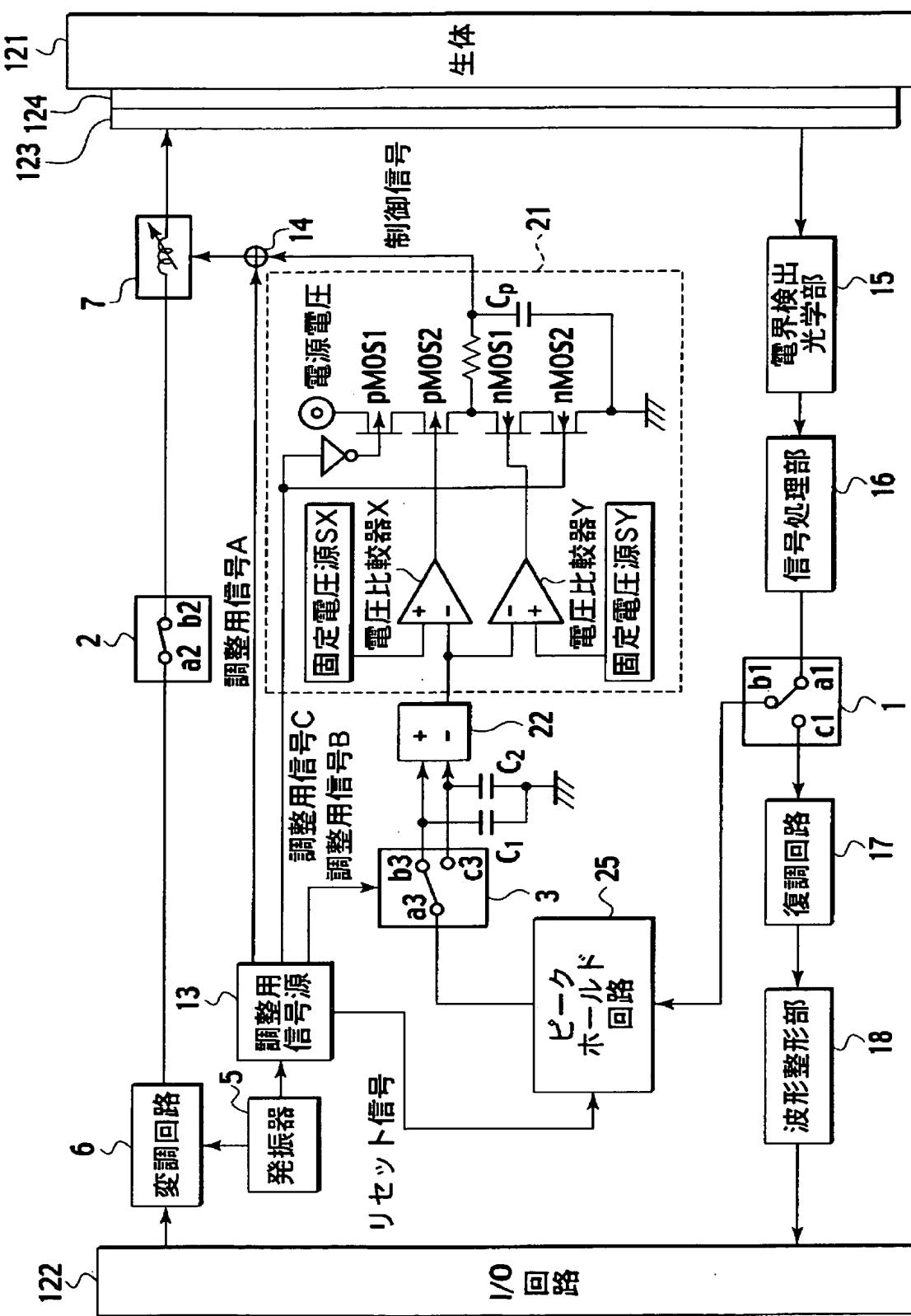
[図19]



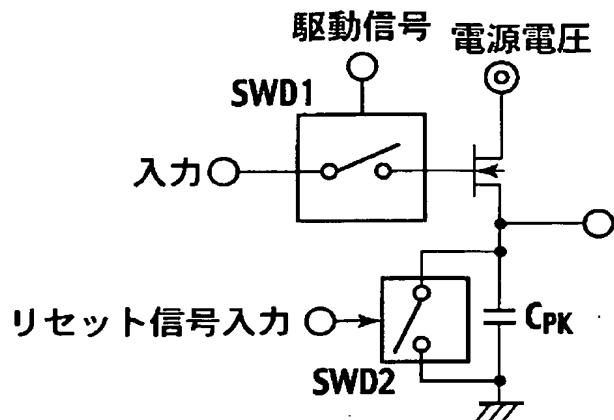
[図20]



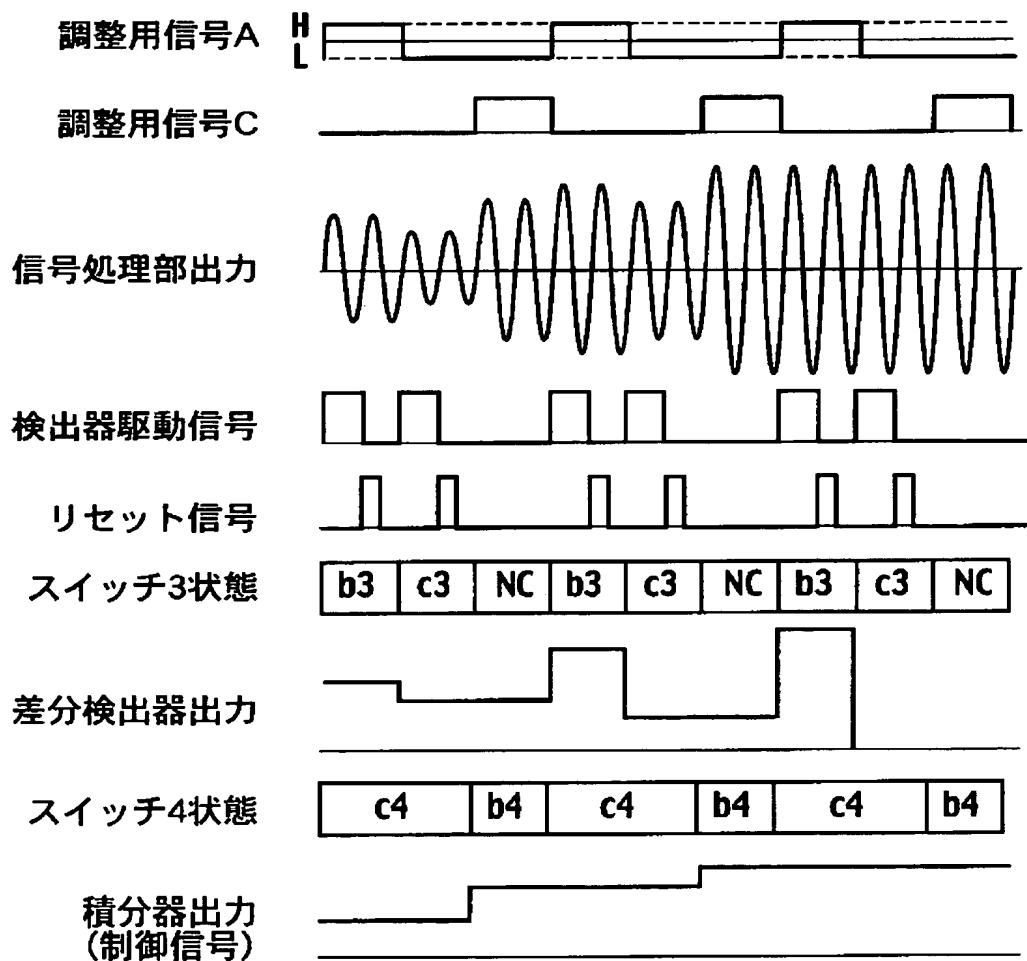
[図21]



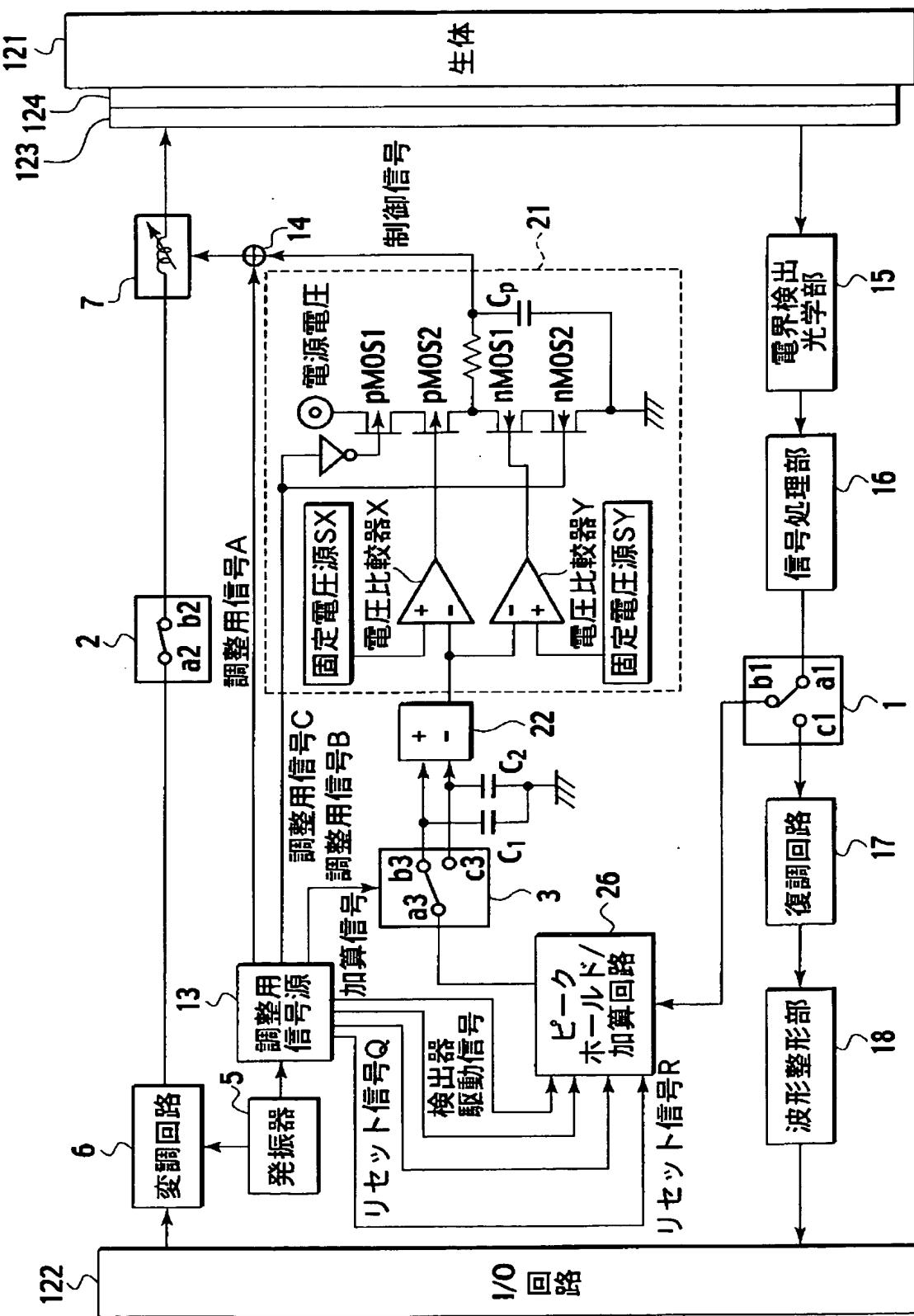
[図22]



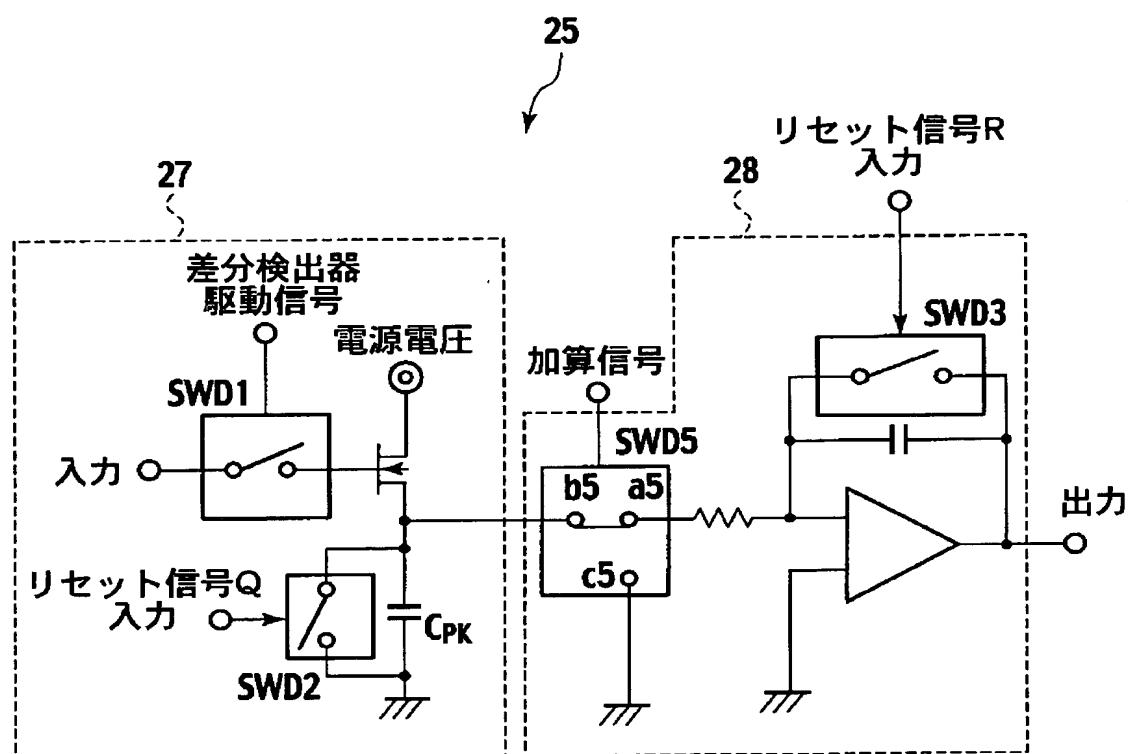
[図23]



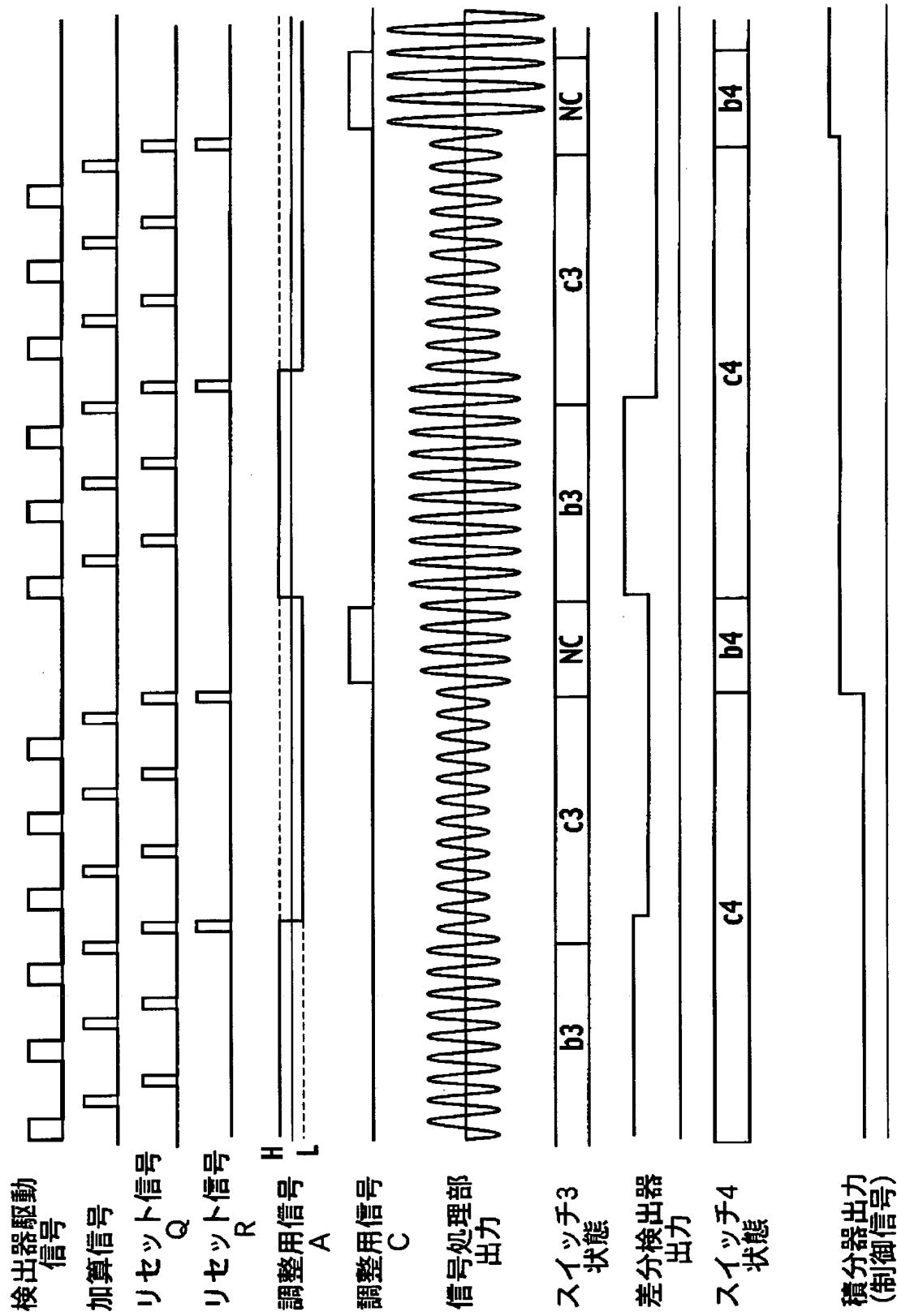
[図24]



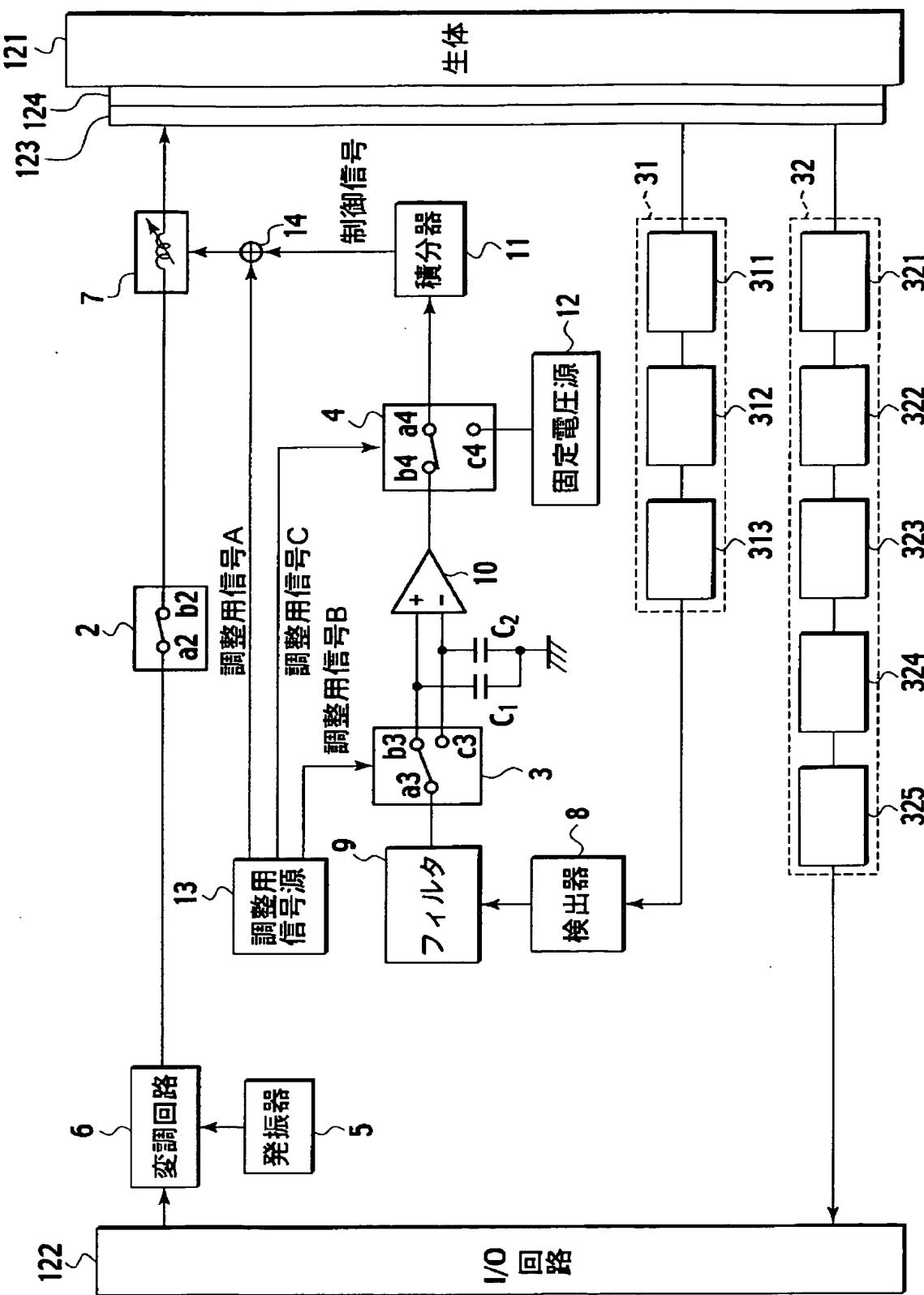
[図25]



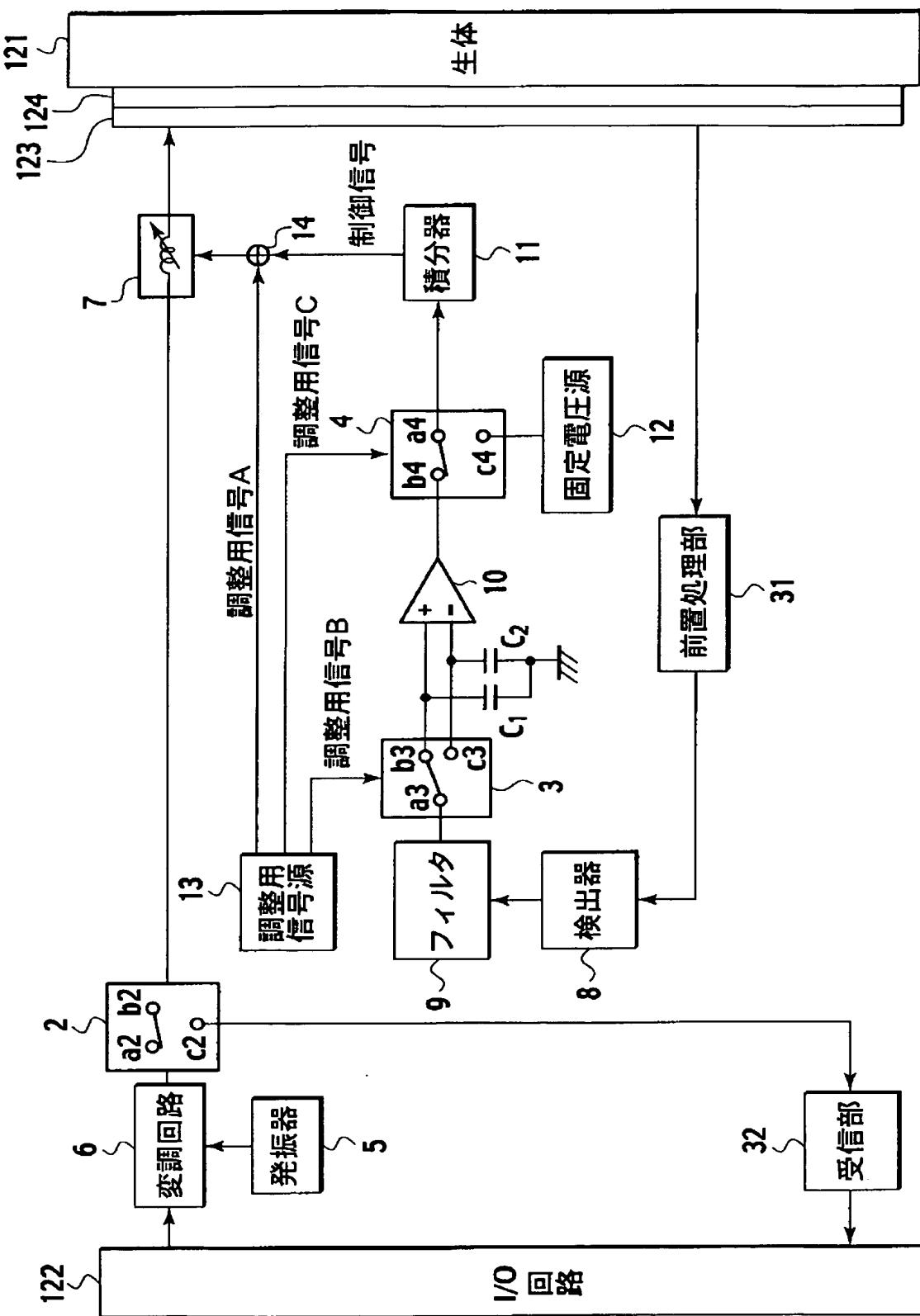
[図26]



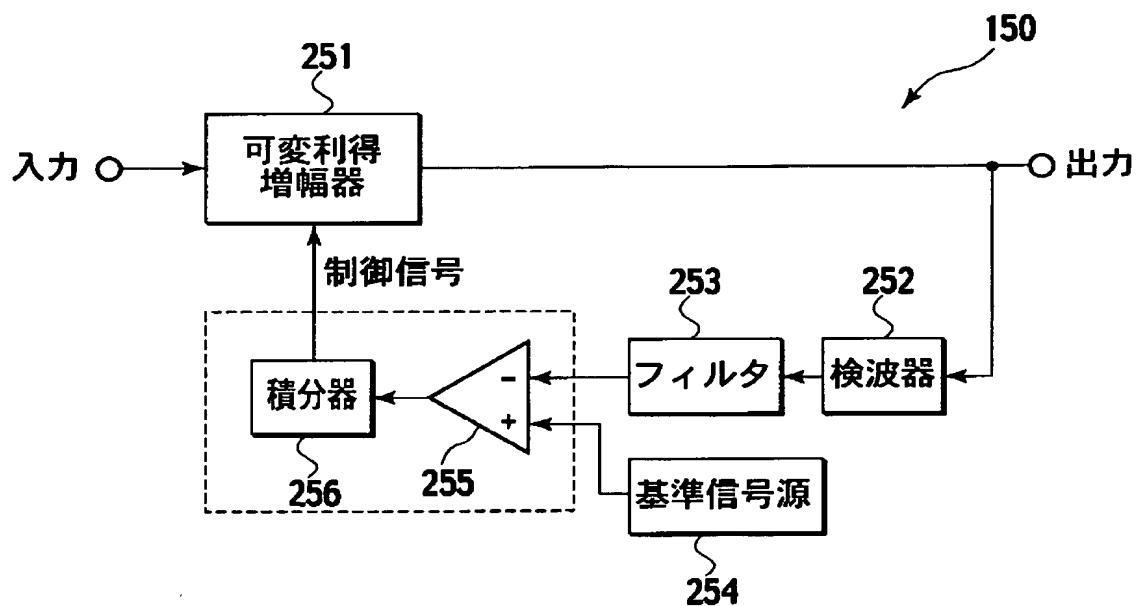
[图27]



[図28]



[図29]



**INTERNATIONAL SEARCH REPORT**

International application No. PCT/JP2004/017883
--

**A. CLASSIFICATION OF SUBJECT MATTER**  
Int.Cl<sup>7</sup> H04B13/00, H03K4/00

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl<sup>7</sup> H04B13/00, H03K4/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2004  
Kokai Jitsuyo Shinan Koho 1971-2004 Jitsuyo Shinan Toroku Koho 1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-188835 A (Nippon Telegraph And Telephone Corp.), 04 July, 2003 (04.07.03), Full text & US 2003-60162 A1 & EP 1298822 A2	1-17,22-29
A	US 3305733 A (Sperry Rand Corp.), 02 February, 1967 (21.02.67), Fig. 2 (Family: none)	3-12,17-26
P,A	JP 2004-153708 A (Nippon Telegraph And Telephone Corp.), 27 May, 2004 (27.05.04), Full text & US 2004-92296 A1 & EP 1432140 A2 & CN 1499737 A	1-17,22-29

Further documents are listed in the continuation of Box C.

See patent family annex.

- \* Special categories of cited documents:
- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed
- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search  
15 February, 2005 (15.02.05)

Date of mailing of the international search report  
01 March, 2005 (01.03.05)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Faxsimile No.

Telephone No.

**INTERNATIONAL SEARCH REPORT**International application No.  
PCT/JP2004/017883**Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)**

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1.  Claims Nos.:  
because they relate to subject matter not required to be searched by this Authority, namely:
  
2.  Claims Nos.:  
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:
  
3.  Claims Nos.:  
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

**Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)**

This International Searching Authority found multiple inventions in this international application, as follows:

JP 2001-352298 A discloses a transceiver using a biological body as an electric field transmission medium.

When the invention disclosed in the aforementioned document is compared to claim 1 of the present application, claim 1 of the present application has technical features as follows: "signal generators (5, 6), a resonator (7), a adjustment signal generator (13), first electric charge accumulation means (C1), second electric charge accumulation means (C2), a voltage comparator (10), and control units (19; 20; 21; 23; 230)"  
(Continued to extra sheet).

1.  As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2.  As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.
3.  As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:
  
4.  No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

**Remark on Protest**

- The additional search fees were accompanied by the applicant's protest.  
 No protest accompanied the payment of additional search fees.

**INTERNATIONAL SEARCH REPORT**

International application No. PCT/JP2004/017883
--

**Continuation of Box No.III of continuation of first sheet(2)**

Moreover, claims 18-21 have a special technical feature as follows: "first connection means (SW1), second connection means (SW2), first comparison means (211), second comparison means (212), and a capacitor (213)."

Accordingly, there is no technical relationship between inventions of claim 1 and claims 18-21 of the present application involving one or more of the same or corresponding special technical feature.

Consequently, the present application describes two groups of inventions: "claims 1-17, 22-29" and "claims 18-21".

A. 発明の属する分野の分類 (国際特許分類 (IPC))  
Int. C17 H04B13/00 H03K4/00

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))  
Int. C17 H04B13/00 H03K4/00

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2004年
日本国登録実用新案公報	1994-2004年
日本国実用新案登録公報	1996-2004年

## 国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2003-188835 A (日本電信電話株式会社) 2003. 07. 04, 全文 &US 2003-60162 A1 &EP 1298822 A2	1-17, 22-29
A	US 3305733 A (Sperry Rand Corporation) 1967. 02. 21, 第2図 (ファミリーなし)	3-12, 17-26

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

## の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

15. 02. 2005

国際調査報告の発送日 01. 3. 2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

江口 能弘

5W 8125

電話番号 03-3581-1101 内線 6511

C (続き) 関連すると認められる文献		関連する 請求の範囲の番号
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	
P A	JP 2004-153708 A (日本電信電話株式会社) 2004. 05. 27, 全文 &US 2004-92296 A1 &EP 1432140 A2 &CN 1499737 A	1-17, 22-29

## 第II欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1.  請求の範囲 \_\_\_\_\_ は、この国際調査機関が調査をすることを要しない対象に係るものである。つまり、
2.  請求の範囲 \_\_\_\_\_ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3.  請求の範囲 \_\_\_\_\_ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

## 第III欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めだ。

特開2001-352298号公報には、生体を電界の伝送媒体とするトランシーバが記載されている。

該公報に記載された発明と本願の請求の範囲1を比較すると、本願の請求の範囲1の特別な技術的特徴は、

「信号発生部（5、6）と、共振部（7）と、調整信号発生部（13）と、第1の電荷蓄積手段（C1）と、第2の電荷蓄積手段（C2）と、電圧比較器（10）と、制御部（19；20；21；23；230）」である。

また、請求の範囲18-21の特別な技術的特徴は、

「第1の接続手段（SW1）と、第2の接続手段（SW2）と、第1の比較手段（211）と、第2の比較手段（212）と、コンデンサ（213）」である。

したがって、本願の請求の範囲1と請求の範囲18-21の間には、同一または対応する特別な技術的特徴がない。

したがって、本願には、「請求の範囲1-17, 22-29」、「請求の範囲18-21」という二つの発明が記載されている。

1.  出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2.  追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3.  出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4.  出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

## 追加調査手数料の異議の申立てに関する注意

追加調査手数料の納付と共に出願人から異議申立てがあった。

追加調査手数料の納付と共に出願人から異議申立てがなかった。